

Phương pháp điều chế Vector không gian ảo cải tiến cho Bộ nghịch lưu ba pha NNPC bốn bậc

Improved Virtual Space Vector Modulation for Four-Level Nested Neutral Point Clamped Inverters

Nguyễn Đức Khoa¹, Nguyễn Văn Nhò^{1,*}, Phạm Đăng Khoa¹

¹Trường Đại học Bách khoa - Đại học Quốc gia Thành Phố Hồ Chí Minh
*Corresponding author E-mail: nvnho@hcmut.edu.vn

Abstract

The four-level diode-clamped NNPC (Nested Neutral Point Clamped) inverter configuration is employed in high-power electrical drive systems or medium-voltage applications due to its ability to ensure excellent output voltage quality while requiring fewer components compared to traditional four-level inverter configurations. The Sinusoidal Pulse Width Modulation (SPWM) technique applied to this converter is straightforward to implement but has a limited output voltage range. This paper presents a Novel and improved Virtual Space Vector Pulse Width Modulation (VSVPWM) with an average common-mode voltage. Compared to the sine-wave pulse width modulation method, this technique offers several advantages, such as enabling control of the entire space vector diagram and achieving low harmonic distortion in the output waveform. Control and balancing of the flying capacitors are achieved by utilizing phase-leg redundant states. The results of the control algorithm analysis for this inverter are validated through simulations using MATLAB/Simulink software and experiments conducted on a real-world model. The evaluations of the Total Harmonic Distortion (THD%), output current, and voltage across the flying capacitors demonstrate the high-quality performance of the converter within the full voltage range.

Keywords: Four - level Nested Neutral point inverter, Flying capacitor balancing (VBC), Virtual Space Vector Pulse Width Modulation (VSVPWM), Harmonic Distortion.

Các ký hiệu

Ký hiệu	Đơn vị	Ý nghĩa
V_{dc}	V	Điện áp nguồn vào
T_s	s	Một nửa chu kỳ điều chế
ω	rad/s	Tần số góc của vector điện áp tham chiếu
dv/dt	V	Đạo hàm của điện áp theo thời gian
S_a, S_b, S_c		Trạng thái các khoá bán dẫn trên chân pha A, B, C
V_{az}, V_{bz}, V_{cz}	V	Điện áp đầu ra các pha với điểm Z
V_{cxn}	V	Giá trị điện áp tụ điện bay mong muốn, ($x = a, b, c$)
ΔV	V	Giá trị dung sai mong muốn

Các viết tắt

SVPWM	Space Vector Pulse Width Modulation
PWM	Pulse Width Modulation
4L-NNPC	Four-Level Nested Neutral Point Clamped Inverters
THD%	Total Harmonic Distortion

Tóm tắt

Bộ nghịch lưu bốn bậc cấu hình diode kẹp NNPC (Nested Neutral Point Clamped) được sử dụng trong các hệ thống truyền động điện công suất lớn hay điện áp trung thế, do đảm bảo chất lượng đầu ra điện áp tốt trong khi số lượng linh kiện ít hơn so với các dạng bộ nghịch lưu 4 bậc truyền thống. Kỹ thuật SIN PWM (SPWM) áp dụng cho bộ biến đổi này thực hiện đơn giản nhưng có phạm vi điện áp ra giới hạn. Bài báo này trình bày kỹ thuật điều khiển điều chế độ rộng xung vector không gian ảo (VSVPWM) có giá trị áp common mode trung bình. So với phương pháp điều khiển độ rộng xung sin, kỹ thuật này đạt một số ưu điểm như cho phép điều khiển áp ra toàn phạm vi gián đồ vector không gian và đạt độ méo dạng sóng hài thấp. Việc kiểm soát và cân bằng các tụ điện bay được thực hiện bằng việc sử dụng các trạng thái dư thừa nhánh pha (Phase-leg Redundant). Kết quả phân tích giải thuật điều khiển bộ nghịch lưu này được kiểm chứng bằng mô phỏng trên phần mềm MATLAB/Simulink và thực nghiệm trên mô hình thực tế. Các đánh giá độ méo dạng điện áp, dòng điện ngõ ra và điện áp trên các tụ bay cho thấy chất lượng của hệ thống bộ biến đổi tốt trong phạm vi hoạt động được khảo sát.

1. Giới thiệu

Bộ nghịch lưu đa bậc là một giải pháp phổ biến cho các ứng dụng chuyển đổi công suất trung áp như: động cơ điện, các lưới điện độc lập (Micro-grids) và các hệ thống phát điện phân tán (Distributed generation systems) [1]. Những bộ chuyển

đổi này mang lại nhiều lợi ích, bao gồm độ méo dạng sóng hài thấp, dv/dt nhỏ, khả năng thực hiện áp đầu ra cao hơn so với bộ nghịch lưu 2 bậc, kích thước các bộ lọc nhỏ hơn, hiệu suất cao và điện áp common-mode giảm. Các cấu trúc biến đổi nguồn điện áp đa bậc (Voltage Source Converters - VSC) có thể được chia thành hai loại: cấu trúc đa bậc truyền thống và cấu trúc đa bậc cải tiến.

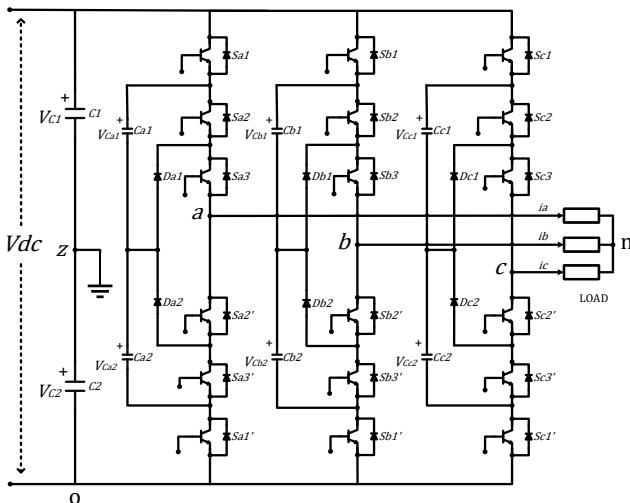
Các cấu hình đa bậc truyền thống có thể được phân loại thành ba nhóm chính: cấu hình ghép tầng cầu H (Cascade H-Bridge - CHB) [2], cấu hình tụ điện bay (Flying Capacitor - FC) [3] và cấu hình nghịch lưu diode kẹp (Neutral Point Clamped Multilevel Inverter - NPC) [4]. Tuy nhiên, những cấu hình đa bậc truyền thống này có một số hạn chế khiến cho chúng bị giới hạn trong nhiều ứng dụng:

Trong cấu hình NPC truyền thống, số lượng linh kiện diode kẹp tăng đáng kể khi số bậc tăng lên, kéo theo sự gia tăng tổn hao trên linh kiện và giá thành. Đối với cấu hình bậc lớn hơn ba, thực hiện cân bằng điện áp các tụ điện trở nên khó khăn hơn.

Trong cấu hình FC, số lượng linh kiện tụ điện bay gia tăng theo số bậc điện áp khiến hệ thống cồng kềnh, giảm độ tin cậy và giải thuật cân bằng các điện áp tụ điện bay trở nên phức tạp.

Cấu trúc CHB có ưu điểm các mô đun công suất định mức đồng đều dễ lắp đặt, thay thế. Tuy nhiên, điểm bất lợi khi sử dụng đòi hỏi có nhiều nguồn điện áp một chiều độc lập. Với nghịch lưu 5 bậc cần phải trang bị 6 nguồn điện áp một chiều.

Để khắc phục những hạn chế của các cấu trúc đa bậc truyền thống, các cấu trúc đa bậc lai (Hybrid Multilevel Topologies), đã được phát triển. Mặc dù các cấu trúc lai này làm giảm một số hạn chế của các cấu trúc đa bậc truyền thống nhưng chúng vẫn có những nhược điểm lớn như: Nhiều cấu trúc lai sử dụng cấu trúc cầu H yêu cầu một số lượng lớn nguồn cách ly, phân bố công suất không đồng đều...



Hình 1: Bộ nghịch lưu kẹp điểm trung tính lồng nhau ba pha bốn bậc (NNPC four-level).

Với xu hướng tìm cấu trúc đa bậc để điều khiển và mang đến hiệu quả kinh tế, bộ nghịch lưu kẹp điểm trung tính lồng nhau (NNPC) cũng như các phương pháp điều khiển chúng được đề xuất. Hình 1 mô tả cấu trúc NNPC bốn bậc chỉ sử dụng một nguồn V_{dc} với các thuộc tính vượt trội như [5], [6]:

- Có thể hoạt động thực tế dải trung áp từ $2.4kV - 7.2kV$.
- Sử dụng ít linh kiện hơn cấu trúc truyền thống và các bộ nghịch lưu bốn bậc khác.
- Tất cả các khóa có cùng điện áp định mức (bằng một phần ba điện áp đầu vào).

Tương tự như nghịch lưu NPC có 2 cấu trúc, NPC thông thường dùng diode kẹp và T type-NPC, thì nghịch lưu NNPC đa bậc cũng có hai cấu hình tương tự: NNPC với diode kẹp và T-Type NNPC tiết kiệm, loại bỏ diode kẹp [7],[8].

So sánh số lượng linh kiện giữa các cấu trúc trong bảng I.

- Cấu trúc FC có số tụ điện bay nhiều nhất là 9 tính theo cấu trúc cùng bậc.
- Cấu trúc NPC có số diode nhiều nhất là 18.
- Cấu trúc NNPC có số linh kiện tăng theo từng bậc.

Trong các cấu trúc cùng bậc, cấu trúc NNPC có số linh kiện ít nhất tính theo từng loại.

Bảng I. So sánh số linh kiện các bộ nghịch lưu đa bậc.

Cấu hình bốn bậc	Khóa	Diode	Tụ điện bay	Nguồn V_{dc}
4L-NPC	18	18	-	1
4L-FC	18	-	9	1
4L-NNPC	18	6	6	1

Có 2 vấn đề chính cần giải quyết khi thực hiện PWM là điều khiển áp tải và cân bằng áp các tụ.

Trong thực tế, 2 phương pháp thường được sử dụng cho điều khiển các bộ biến đổi NNPC đa bậc là phương pháp điều chế rộng xung sin (SPWM) và phương pháp điều chế vector không gian (SVPWM) [6]-[11]. Phương pháp SPWM có phạm vi biên độ điện áp pha tải bị giới hạn ở $V_{dc}/2$ trong khi, phương pháp SVPWM cho phạm vi áp ra lớn hơn, đạt độ lớn $V_{dc}/\sqrt{3}$. Gần đây, các phương pháp điều chế dự báo tựa mô hình (MPC) cũng được quan tâm nghiên cứu vì khả năng điều khiển linh hoạt tối ưu nhiều mục tiêu [12]. Tuy nhiên, phương pháp này có nhược điểm do thời gian tính toán lâu, khó áp dụng cho các hệ thống điều khiển phức tạp.

Trong bài báo này, phương pháp SVPWM trong hệ tọa độ $\alpha\beta$ sẽ được áp dụng. Do trong nghịch lưu 4 bậc có xuất hiện nhiều trạng thái trùng lặp tại một số vector định, giản đồ vector không gian nghịch lưu đầy đủ sẽ được tinh giản về dạng giản đồ vector rút gọn, thích hợp cho việc thực hiện chuỗi 4 trạng thái. Giản đồ vector không gian rút gọn đề xuất chứa các vector có áp CMV trung bình. Do đối với một số vector định, không tồn tại trạng thái có CMV trung bình nên phương pháp đề xuất vector ảo thay thế. Ngoài ra, phương pháp còn đề nghị thêm một số vector ảo ở vị trí mới có áp CMV trung bình. Từ đó, hình thành giản đồ vector không gian ảo cho thực hiện kỹ thuật SVPWM.

Việc duy trì giá trị điện áp tụ điện bay ổn định trong quá trình hoạt động sẽ đảm bảo không xảy ra quá điện áp trên các linh kiện và điện áp tạo thành ở ngõ ra có chất lượng tốt. Giải pháp đơn giản nhưng luôn luôn đảm bảo áp tải cân bằng như sử dụng bộ chuyển đổi phụ trợ (Auxiliary converter) sẽ làm tăng chi phí và độ phức tạp tổng thể cho bộ chuyển đổi, đặc biệt là ở mức điện áp/công suất cao [13]-[17]. Một số bài báo như [6],

Bảng II. Trạng thái khóa bán dẫn ứng với các mức điện áp và dòng điện qua các tụ điện bay ($x = a, b, c$).

S_x	Trạng thái khóa bán dẫn trên pha			V_{Cx1}		V_{Cx2}		V_{xz}
	S_{x1}	S_{x2}	S_{x3}	$i_x > 0$	$i_x < 0$	$i_x > 0$	$i_x < 0$	
3	1	1	1	-	-	-	-	$V_{dc}/2$
2	(2B)	1	0	↑	↓	-	-	$V_{dc}/6$
	(2A)	0	1	↓	↑	↓	↑	
1	(1B)	1	0	↑	↓	↑	↓	$-V_{dc}/6$
	(1A)	0	0	-	-	↓	↑	
0	0	0	0	-	-	-	-	$-V_{dc}/2$

[18], [19] đề cập đến vấn đề cân bằng điện áp của tụ điện bay sử dụng đặc tính năng lượng tối thiểu. Theo đó để giảm thiểu chênh lệch giữa giá trị điện áp mong muốn và giá trị thực tế trạng thái chuyển mạch tốt nhất trong số tất cả các trạng thái chuyển đổi có thể được chọn để áp dụng cho bộ chuyển đổi. Phương pháp đặc tính năng lượng tối thiểu phải tính toán phức tạp và phụ thuộc vào độ chính xác của thông số các tụ điện. Điều này không dễ dàng đạt được trong quá trình hoạt động.

Một giải pháp phương pháp cân bằng điện áp các tụ bay là tận dụng các trạng thái trùng lặp trong bảng trạng thái áp pha với khả năng tạo dòng điện nạp tụ ngược chiều nhau. Từ đó, khi áp dụng kỹ thuật sóng mang sin SPWM hay SVPWM thì tùy thuộc vào áp tụ và chiều dòng điện tải mà bộ điều khiển sẽ chọn một trong hai trạng thái trùng lặp thực hiện để cân bằng áp các tụ [8],[9],[11].

Gần đây, phương pháp điều chế vector ảo VSVPWM [20] triệt tiêu dòng qua tụ được giới thiệu. Theo đó, vector ảo tạo thành như hàm kết hợp các vector đóng ngắt sao cho dòng trung bình qua các tụ bay bằng zero. Do đó, duy trì điện áp trên các tụ không đổi. Tuy nhiên, kỹ thuật [20] có vài nhược điểm như sau: 1). Chuỗi trạng thái đóng ngắt thực tế có nhiều chuyển mạch, gây ra gia tăng tổn hao hệ thống và do đó ảnh hưởng hiệu suất hoạt động; 2). Đối với một số vùng làm việc, do vector ảo tạo thành từ nhiều vector thành phần nằm xa nhau trong giản đồ vector không gian nên chuỗi thực hiện VSVPWM sẽ làm tăng độ méo dạng điện áp và dòng điện ngõ ra; 3). Khi xuất hiện sự mất cân bằng áp các tụ bay, các vector ảo này do duy trì dòng trung bình qua các tụ bằng zero nên không giúp cho quá trình cân bằng áp tụ trở lại. Gần đây, để khắc phục nhược điểm cuối cùng, một phương pháp mới tương đối phức tạp đã được đề nghị [10].

Bài báo này trình bày phương pháp điều chế vector ảo VSVPWM theo nguyên lý 3 vector gần nhất có CMV trung bình với quá trình cân bằng áp tụ dựa vào bảng trạng thái có các trạng thái trùng lặp. Nội dung tiếp theo có cấu trúc như sau: Phần II giới thiệu cấu hình 4L-NNPC, phần III sẽ trình bày về phương pháp VSVPWM, phần IV trình bày phương pháp cân bằng điện áp tụ điện bay cho 4L-NNPC; phần V sẽ đánh giá chất lượng dòng ra thông qua độ méo hài THD%, thực hiện trên phần mềm mô phỏng MATLAB/Simulink và thực nghiệm trên mô hình phần cứng.

2. Cấu hình bộ nghịch lưu ba pha 4L-NNPC

2.1. Cấu tạo bộ 4L-NNPC

Xét bộ nghịch lưu diode kẹp lồng nhau ba pha bốn bậc trên Hình 1. Xét nhánh pha x ($x = a, b, c$), các khoá và tụ S_{x1} ,

S_{x2} , S_{x3} , S_{x1}' , C_{x1} , C_{x2} thuộc cấu trúc FC. S_{x3} , S_{x2}' , D_{x1} , D_{x2} , S_{x2} , S_{x3}' thuộc cấu trúc NPC. Hai cấu trúc được lồng vào, chia sẻ chung khoá S_{x2} , S_{x3}' . Điện áp nghịch lưu được tính tại đầu ra nhánh pha tới điểm Z giữa hai tụ DC-link $C1$, $C2$. Để mạch hoạt động chính xác, các tụ điện bay C_{x1} và C_{x2} cần được duy trì ở điện áp $V_{dc}/3$ [8].

2.2. Trạng thái bộ nghịch lưu

Trạng thái đóng ngắt mỗi nhánh pha trong bảng II được chia thành bốn mức $S_x = 0, 1, 2, 3$ tương ứng với điện áp đầu ra $-V_{dc}/2$, $-V_{dc}/6$, $V_{dc}/6$ và $V_{dc}/2$. Các cặp khóa (S_{x1}, S_{x1}'), (S_{x2}, S_{x2}') và (S_{x3}, S_{x3}') được kích đối nghịch.

Xét nhánh pha a trong điều kiện điện áp tụ điện bay cân bằng tại giá trị $V_{dc}/3$.

a) Trạng thái 0 ($V_{az} = -V_{dc}/2$)

Hình 2a, mô tả mạch dẫn dòng điện trạng thái 0, ta có:

$$V_{az} = -V_{C2} = \frac{-V_{dc}}{2} \quad (1)$$

b) Trạng thái 1 ($V_{az} = -V_{dc}/6$)

Khi $S_a = 1$ có hai tổ hợp trạng thái khoá bán dẫn thực hiện là 1A, 1B, bảng II.

Hình 2b, mô tả trạng thái 1A, ta có:

$$V_{az} = V_{Ca2} - V_{C2} = \frac{-V_{dc}}{6} \quad (2)$$

Hình 2c, mô tả trạng thái 1B, ta có:

$$V_{az} = -V_{Ca1} - V_{Ca2} + V_{C1} = \frac{-V_{dc}}{6} \quad (3)$$

c) Trạng thái 2 ($V_{az} = V_{dc}/6$)

Khi $S_a = 2$, có hai tổ hợp đóng ngắt khoá bán dẫn là 2A, 2B.

Hình 2d mô tả trạng thái 2A, ta có

$$V_{az} = V_{Ca1} + V_{Ca2} - V_{C2} = \frac{V_{dc}}{6} \quad (4)$$

Hình 2e, ta có:

$$V_{az} = -V_{Ca1} + V_{C1} = \frac{V_{dc}}{6} \quad (5)$$

d) Trạng thái 3 ($V_{az} = V_{dc}/2$)

Hình 2f, mô tả trạng thái $S_a = 3$, ta có:

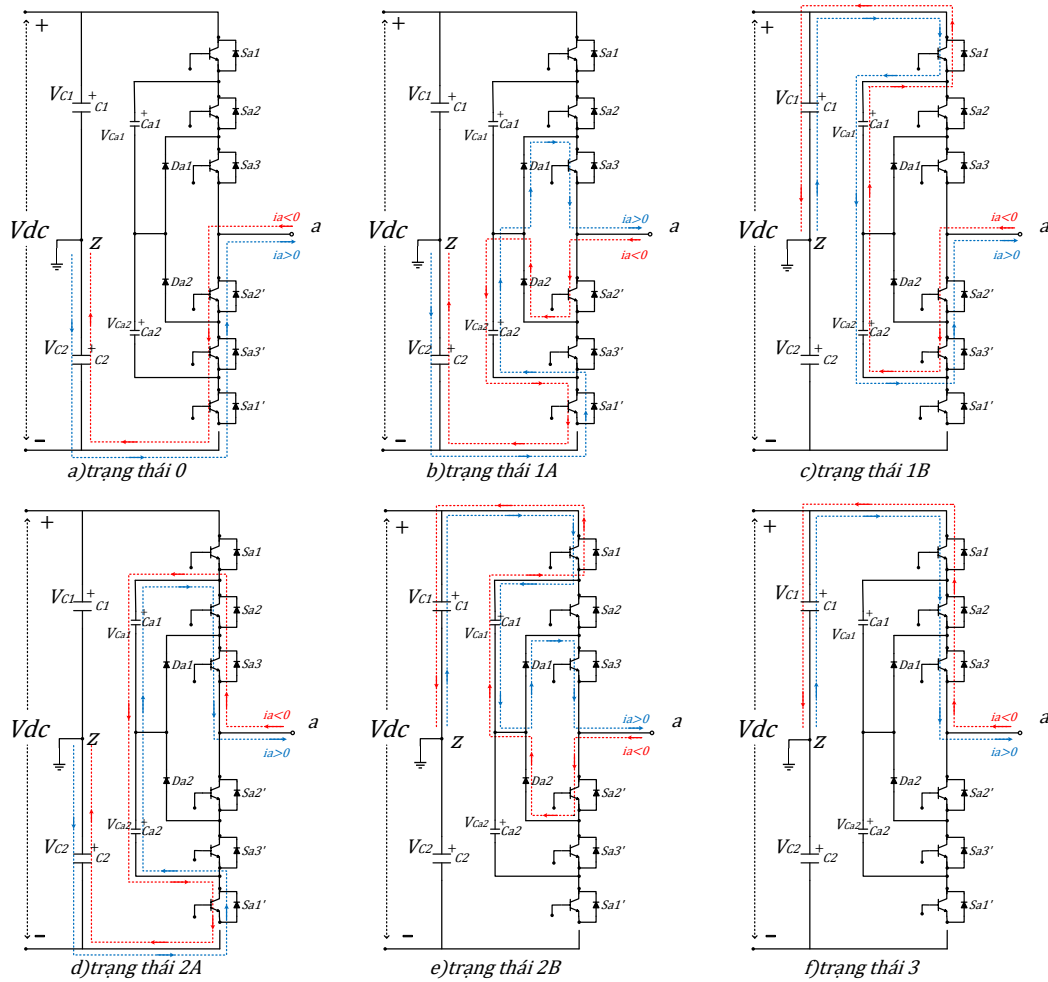
$$V_{az} = +V_{C1} = \frac{V_{dc}}{2} \quad (6)$$

Với điều kiện điện áp tụ điện bay duy trì không đổi bằng $V_{dc}/3$, hệ thức xác định điện áp nghịch lưu nhánh x sẽ là:

$$V_{xz} = (S_{x1} + S_{x2} + S_{x3}) * \frac{V_{dc}}{3} - \frac{V_{dc}}{2} \quad (7)$$

Đặt $S_x = S_{x1} + S_{x2} + S_{x3}$, ta có:

$$V_{xz} = S_x * \frac{V_{dc}}{3} - \frac{V_{dc}}{2} \quad (8)$$



Hình 2: Phân tích mạch các trạng thái của pha a. a) trạng thái 0, b) trạng thái 1A, c) trạng thái 1B, d) trạng thái 2A, e) trạng thái 2B, f) trạng thái 3.

3. Điều chế độ rộng xung vector không gian (SVPWM)

Kỹ thuật virtual SVPWM đề xuất sẽ được mô tả trong hệ tọa độ $\alpha\beta$. Trước hết, các điện áp nghịch lưu ba pha trong hệ tọa độ abc sẽ được qui đổi trong hệ tọa độ vuông góc $\alpha\beta$.

3.1. Giảm đồ vector không gian 4 bậc NNPC

a) Giảm đồ vector không gian điện áp

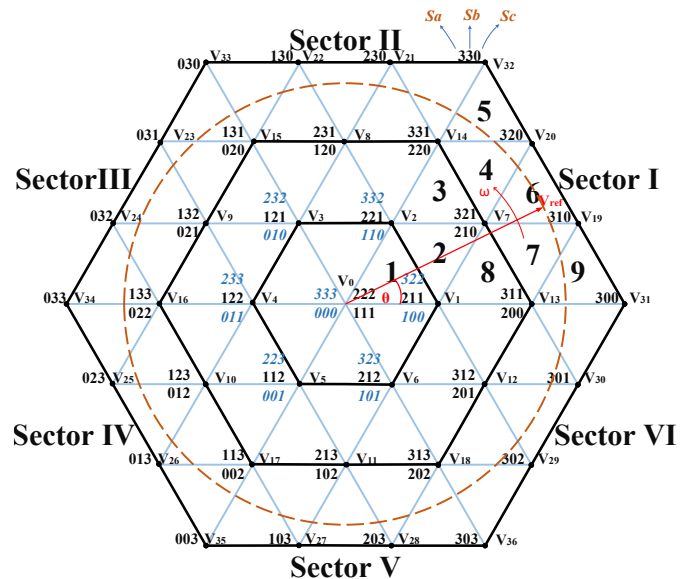
Điện áp nghịch lưu 3 pha V_{xz} (8) trong hệ tọa độ abc có thể biểu diễn dạng vector $\vec{V}_{\alpha\beta}$, trong hệ tọa độ vuông góc $\alpha\beta$:

$$\begin{bmatrix} V_{\alpha} \\ V_{\beta} \end{bmatrix} = \frac{2}{3} * \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} * \begin{bmatrix} V_{az} \\ V_{bz} \\ V_{cz} \end{bmatrix} \quad (9)$$

Thay thế các các điện áp nghịch lưu (8) vào (9), ta thu được vector điện áp nghịch lưu theo trạng thái SaSbSc. Do mỗi nhánh pha có 4 mức điện áp, từ đó ba nhánh pha sẽ tạo ra tổ hợp 64 trạng thái. Từ 64 trạng thái, các vector điện áp $\vec{V}_{\alpha\beta}$ được thiết lập và mô tả trong giản đồ vector không gian minh họa trên hình 3. Có 4 loại vector chia theo vị trí nằm trên giản đồ vector không gian như sau:

- Vector 0: nằm tại tâm, với 4 vector trùng lặp.

- Vector nhỏ: nằm trên các đỉnh hình lục giác nhỏ nhất, với mỗi đỉnh có 3 vector trùng lặp.
- Vector trung: nằm tại trung điểm các cạnh và đỉnh hình lục giác trung, mỗi vị trí có 2 vector trùng lặp.
- Vector lớn: bố trí đều trên các cạnh và đỉnh hình lục giác lớn, mỗi vị trí chỉ có 1 vector.



Hình 3: Giảm đồ vector không gian bộ nghịch lưu 4 bậc.

Do sự trùng lặp của các vector điện áp, giản đồ vector không gian từ 64 trạng thái sẽ chỉ tạo nên 37 vector khác biệt V_0, V_1, \dots, V_{36} . Việc tính toán các tham số SVPWM sẽ được dẫn giải từ 37 vector khác biệt này.

b) Vector tham chiếu \vec{V}_{ref}

Điện áp tham chiếu ba pha $V_a(t), V_b(t), V_c(t)$ trong hệ tọa độ abc , chuyển thành vector tham chiếu \vec{V}_{ref} trong tọa độ $\alpha\beta$:

$$\begin{bmatrix} V_a(t) \\ V_b(t) \end{bmatrix} = \frac{2}{3} * \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} * \begin{bmatrix} V_a(t) \\ V_b(t) \\ V_c(t) \end{bmatrix} \quad (10)$$

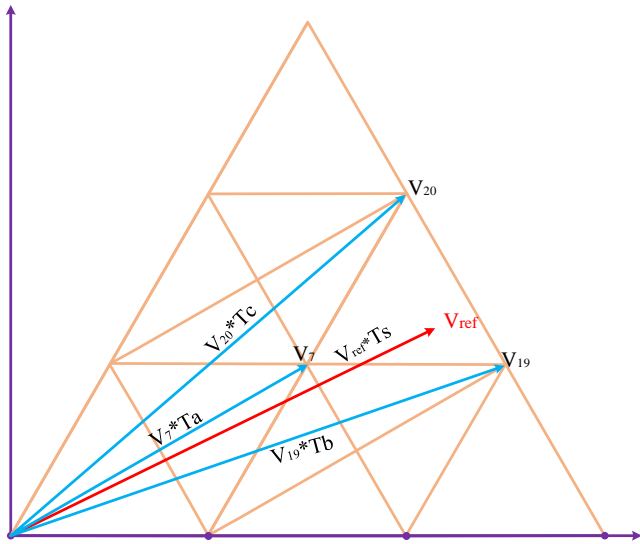
$$\vec{V}_{ref}(t) = V_a(t) + j * V_b(t) \quad (11)$$

Phương pháp điều chế SVPWM thực hiện vector điện áp tham chiếu \vec{V}_{ref} dựa trên 3 vector điện áp nghịch lưu gần \vec{V}_{ref} nhất. Gọi thời gian tác dụng của từng vector điện áp lần lượt là T_a, T_b, T_c , với tổng thời gian tác dụng là T_s , phương trình SVPWM được biểu diễn theo phương trình:

$$\begin{cases} \vec{V}_{ref} * T_s = \vec{V}_a * T_a + \vec{V}_b * T_b + \vec{V}_c * T_c \\ T_s = T_a + T_b + T_c \end{cases} \quad (12)$$

Ví dụ như trong hình 4, ba vector điện áp gần nhất với \vec{V}_{ref} là $\vec{V}_7, \vec{V}_{19}, \vec{V}_{20}$, ta có:

$$\begin{cases} \vec{V}_{ref} * T_s = \vec{V}_7 * T_a + \vec{V}_{19} * T_b + \vec{V}_{20} * T_c \\ T_s = T_a + T_b + T_c \end{cases} \quad (13)$$



Hình 4: Giản đồ vector \vec{V}_{ref} trong vùng 6 - sector I.

3.2. Cách xác định sector, vùng hoạt động của \vec{V}_{ref}

a) Xác định phạm vi các sector

Mặt phẳng giản đồ vector không gian của bộ nghịch lưu 4 bậc NNPC được chia thành sáu sector I, II, III, IV, V và VI theo góc θ như bảng III.

Bảng III. Phạm vi sector.

Sector	Góc θ	Sector	Góc θ
Sector I:	$0 \leq \theta < \frac{\pi}{3}$	Sector IV:	$-\pi \leq \theta < -\frac{2\pi}{3}$
Sector II:	$\frac{\pi}{3} \leq \theta < \frac{2\pi}{3}$	Sector V:	$-\frac{2\pi}{3} \leq \theta < -\frac{\pi}{3}$
Sector III:	$\frac{2\pi}{3} \leq \theta < \pi$	Sector VI:	$-\frac{\pi}{3} \leq \theta < 0$

b) Xác định phạm vi các tam giác theo nguyên lý 3 vector gần nhất

Xét sector I trên hình 5, phạm vi hoạt động của vector điện áp được chia dựa theo nguyên lý 3 vector gần nhất thành 9 vùng, tương ứng 9 tam giác nhỏ, được đánh số từ (1) đến (9). Giới hạn của các tam giác nhỏ sẽ được xác định bởi các đường thẳng y_1, y_2, y_3, y_4, y_5 và y_6 . Các tam giác 3, 4, 7 và 8 tiếp tục được phân chia bởi các đường thẳng y_7 và y_8 . Phương trình các đường thẳng y_j ($j = 1, 2, \dots, 8$) được mô tả trong hệ tọa độ $\alpha\beta$ có thể được dẫn giải và biểu diễn theo các phương trình (14) – (23).

$$y = |\vec{V}_{ref}| * \sin(\theta) \quad (14) \quad y_1 = -\sqrt{3}x + \frac{2\sqrt{3}}{9}V_{dc} \quad (15)$$

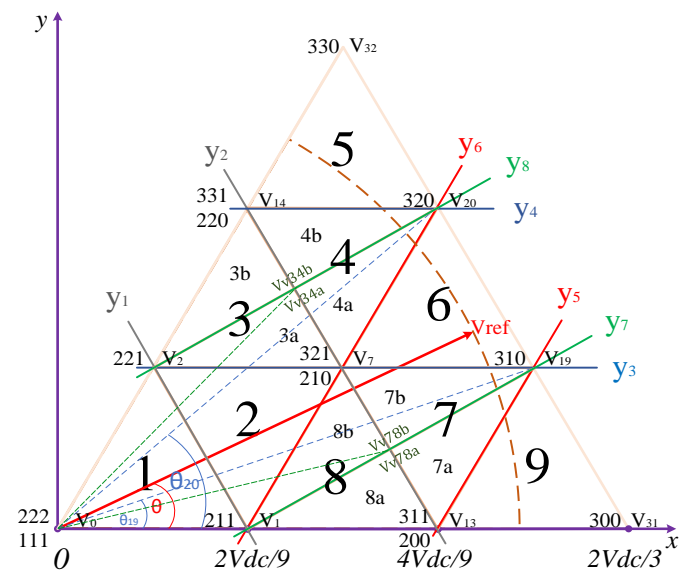
$$x = |\vec{V}_{ref}| * \cos(\theta) \quad (16) \quad y_2 = -\sqrt{3}x + \frac{4\sqrt{3}}{9}V_{dc} \quad (17)$$

$$y_3 = \frac{\sqrt{3}}{9}V_{dc} \quad (18) \quad y_5 = \sqrt{3}x - \frac{4\sqrt{3}}{9}V_{dc} \quad (19)$$

$$y_4 = \frac{2\sqrt{3}}{9}V_{dc} \quad (20) \quad y_6 = \sqrt{3}x - \frac{2\sqrt{3}}{9}V_{dc} \quad (21)$$

$$y_7 = \frac{\sqrt{3}}{3}x - \frac{2\sqrt{3}}{27}V_{dc} \quad (22) \quad y_8 = \frac{\sqrt{3}}{3}x + \frac{2\sqrt{3}}{27}V_{dc} \quad (23)$$

Hình 5, mô tả cách thức chia các vùng trong sector I. Góc θ trong sector I giới hạn từ 0° tới 60° . Ví dụ khi \vec{V}_{ref} ở vùng 1 tương đương tọa độ y nhỏ hơn y_1 . Khi \vec{V}_{ref} trong vùng 2, điều kiện là $y > y_1, y > y_6$ và $y \leq y_3$. Xác định các vùng còn lại tương tự, chi tiết ghi trong bảng IV.



Hình 5: Chi tiết vùng trong sector I (\vec{V}_{ref} đang ở vùng 6 - sector I).

Bảng IV. Điều kiện chia vùng.

Vùng	Điều kiện chia vùng trong sector I
1	$(y \leq y_1)$
2	$(y > y_1) \&\& (y > y_6) \&\& (y \leq y_3)$
3a	$(y > y_3) \&\& (y \leq y_2) \&\& (y \leq y_8)$
3b	$(y > y_8) \&\& (y \leq y_2)$
4a	$(y > y_2) \&\& (y > y_6) \&\& (y \leq y_8)$
4b	$(y > y_2) \&\& (y > y_8) \&\& (y \leq y_4)$
5	$(y > y_4)$
6	$(y > y_3) \&\& (y \leq y_6)$
7a	$(y > y_2) \&\& (y > y_5) \&\& (y \leq y_7)$
7b	$(y > y_2) \&\& (y > y_7) \&\& (y \leq y_3)$
8a	$(y \leq y_2) \&\& (y \leq y_7)$
8b	$(y > y_7) \&\& (y \leq y_2) \&\& (y \leq y_6)$
9	$(y \leq y_5)$

3.3. Xác định thời gian tác dụng T_a, T_b, T_c

Có nhiều phương pháp tính toán thời gian tác dụng của các vector điện áp trong chu kỳ lấy mẫu như: giải trực tiếp trong hệ tọa độ $\alpha\beta$ hoặc chuyển sang hệ tọa độ $g-h$, tọa độ $3D-abc$. Trong bài báo này, các tiện ích của phần mềm MATLAB/SIMULINK sẽ được sử dụng để xác định thời gian tác dụng các trạng thái, trong đó phương trình ma trận tính toán thời gian tác dụng T_a, T_b, T_c được giải trực tiếp. Cách tính này đơn giản, trực tiếp và hiệu quả khi áp dụng cho bộ nghịch lưu có số bậc không cao.

Phương trình (12) được viết lại dưới dạng ma trận tổng quát như sau:

$$M = V * T \quad (24)$$

Trong đó:

$$M = \begin{bmatrix} |\vec{V}_{ref}| * \cos(\theta) \\ |\vec{V}_{ref}| * \sin(\theta) \\ 1 \end{bmatrix} * Ts \quad (25)$$

$$T = \begin{bmatrix} T_a \\ T_b \\ T_c \end{bmatrix} \quad (26)$$

Đối với vùng (6) – sector I, ma trận V :

$$V = \begin{bmatrix} |\vec{V}_7| \cos(\theta_7) & |\vec{V}_{19}| \cos(\theta_{19}) & |\vec{V}_{20}| \cos(\theta_{20}) \\ |\vec{V}_7| \sin(\theta_7) & |\vec{V}_{19}| \sin(\theta_{19}) & |\vec{V}_{20}| \sin(\theta_{20}) \\ 1 & 1 & 1 \end{bmatrix} \quad (27)$$

Với $\theta_7, \theta_{19}, \theta_{20}$ lần lượt là góc của vector điện áp với trục nằm ngang như trong hình 5. Ở đây:

$$\theta_7 = \frac{\pi}{6} \quad \left| \quad \theta_{19} = \arctan\left(\frac{\sqrt{3}}{5}\right) \quad \left| \quad \theta_{20} = \arctan\left(\frac{\sqrt{3}}{2}\right)$$

Thời gian sẽ được biểu diễn là:

$$T = V^{-1} * M \quad (28)$$

Thời gian tác dụng T_a, T_b, T_c như trong bảng V. Phương trình tính thời gian các sector còn lại được quy về sector I. Với góc của các vector điện áp sẽ tương ứng với từng sector, ma trận M được thay đổi theo góc θ như sau:

Bảng V. Thời gian kích T_a, T_b, T_c của từng vùng.

Vùng 1	Vùng 2	Vùng 3	Vùng 8
$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = k * Ts \\ T_c = l * Ts \end{cases}$	$\begin{cases} T_a = (t - 1) * Ts \\ T_b = Ts - T_a - T_c \\ T_c = (1 - k) * Ts \end{cases}$	$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = (l - 1) * Ts \\ T_c = (2 - m) * Ts \end{cases}$	$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = l * Ts \\ T_c = (2 - t) * Ts \end{cases}$
Vùng 4		Vùng 7	
$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = \frac{(2\sqrt{21} * \cos(\theta_{20} + \frac{\pi}{3}) + \sqrt{21} * p - n) * Ts}{2\sqrt{3} - 2\sqrt{7} * \sin(\theta_{20} + \frac{\pi}{3})} \\ T_c = \frac{(2\sqrt{3} - \sqrt{3} * t) * Ts}{2\sqrt{3} - 2\sqrt{7} * \sin(\theta_{20} + \frac{\pi}{3})} \end{cases}$		$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = \frac{(\sqrt{21} * q + 2\sqrt{3} * l - 4\sqrt{7} * \sin(\theta_{19})) * Ts}{2\sqrt{3} - 2\sqrt{7} * \sin(\theta_{19} + \frac{\pi}{3})} \\ T_c = \frac{(2\sqrt{3} - \sqrt{3} * t) * Ts}{2\sqrt{3} - 2\sqrt{7} * \sin(\theta_{19} + \frac{\pi}{3})} \end{cases}$	
Vùng 5		Vùng 9	
$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = \frac{\sqrt{3} * k * Ts}{2\sqrt{7} * \cos(\theta_{20} + \frac{\pi}{6})} \\ T_c = \frac{(2\sqrt{3} * k - \sqrt{21} * p - 4\sqrt{7} * \cos(\theta_{20} + \frac{\pi}{6})) * Ts}{2\sqrt{7} * \cos(\theta_{20} + \frac{\pi}{6})} \end{cases}$		$\begin{cases} T_a = Ts - T_b - T_c \\ T_b = \frac{(\sqrt{21} * q + 2\sqrt{3} * l - 4\sqrt{7} * \sin(\theta_{19})) * Ts}{2\sqrt{7} * \sin(\theta_{19})} \\ T_c = \frac{\sqrt{3} * l * Ts}{2\sqrt{7} * \sin(\theta_{19})} \end{cases}$	
Vùng 6			
$\begin{cases} T_a = \frac{(\sqrt{3} * p - \sqrt{3} * q + 2\sqrt{7} * \sin(\theta_{19} - \theta_{20})) * Ts}{2\sqrt{7} * \sin(\theta_{19} - \theta_{20}) + 2\sqrt{3} * \cos(\theta_{19} + \frac{\pi}{3}) - 2\sqrt{3} * \cos(\theta_{20} + \frac{\pi}{3})} \\ T_b = \frac{(n - \sqrt{21} * p - 2\sqrt{21} * \cos(\theta_{20} + \frac{\pi}{3})) * Ts}{14 * \sin(\theta_{19} - \theta_{20}) + 2\sqrt{21} * \cos(\theta_{19} + \frac{\pi}{3}) - 2\sqrt{21} * \cos(\theta_{20} + \frac{\pi}{3})} \\ T_c = Ts - T_a - T_b \end{cases}$			

Khi $\theta > 0$ ($n = 1, 2, 3$)

$$M = \begin{bmatrix} |\overline{V_{ref}}| * \cos\left(\theta - (n-1) * \frac{\pi}{3}\right) \\ |\overline{V_{ref}}| * \sin\left(\theta - (n-1) * \frac{\pi}{3}\right) \\ 1 \end{bmatrix} * Ts \quad (29)$$

Khi $\theta < 0$ ($n = 4, 5, 6$)

$$M = \begin{bmatrix} |\overline{V_{ref}}| * \cos\left(\theta + 2\pi - (n-1) * \frac{\pi}{3}\right) \\ |\overline{V_{ref}}| * \sin\left(\theta + 2\pi - (n-1) * \frac{\pi}{3}\right) \\ 1 \end{bmatrix} * Ts \quad (30)$$

n : là Sector tương ứng

Các ký hiệu trong bảng V:

$$m = \sqrt{3} * |V_{ref}| / V_{dc} \quad (31) \quad l = 3m * \sin(\theta) \quad (32)$$

$$k = 3m * \cos\left(\theta + \frac{\pi}{6}\right) \quad (33) \quad n = 9m * \cos\left(\theta + \frac{\pi}{3}\right) \quad (34)$$

$$t = 3m * \sin\left(\theta + \frac{\pi}{3}\right) \quad (35) \quad p = 3m * \sin(\theta_{20} - \theta) \quad (36)$$

$$q = 3m * \sin(\theta_{19} - \theta) \quad (37)$$

3.4. Phương pháp Virtual SVPWM với áp common mode trung bình

a) Nguyên lý Virtual SVPWM với áp CMV trung bình

Một số vector đỉnh trong giản đồ vector không gian có tính chất trùng lặp. Ví dụ, có 4 trạng thái để thực hiện vector zero gồm 000, 111, 222 và 333. Tương tự như vậy, vector V1 có thể thực hiện bởi các trạng thái 100, 211 và 322. Để thực hiện vector tham chiếu, kỹ thuật SVPWM chỉ cần sử dụng 1 hoặc 2 trạng thái đóng ngắt đại diện cho mỗi vector đỉnh. Việc chọn lựa có giới hạn các trạng thái thực hiện SVPWM trong bài báo này sẽ được đề xuất bằng phương pháp chọn vector áp có điện áp common-mode trung bình. Để đơn giản việc khảo sát, ta sử dụng hàm CMV của trạng thái $S_a S_b S_c$, định nghĩa như sau:

$$F = S_a + S_b + S_c. \quad (38)$$

Theo đó, với mỗi vector đỉnh, gọi F_{max} và F_{min} là giá trị các hàm áp CMV của trạng thái có điện áp CMV lớn nhất V_{commax} và nhỏ nhất V_{commin} .

Trạng thái được chọn thực hiện vector đỉnh trong chuỗi SVPWM sẽ có hàm $F = F_{ave}$ xác định như sau:

$$F_{ave} = \frac{F_{max} + F_{min}}{2} \quad (39)$$

Dựa vào phương trình (12), có thể suy ra hàm áp CMV của V_{ref} khi thực hiện bằng kỹ thuật SVPWM với áp CMV trung bình như sau:

$$F_{vref} * Ts = F_{ave}(V_a) * T_a + F_{ave}(V_b) * T_b + F_{ave}(V_c) * T_c \quad (40)$$

Dựa vào số trạng thái trùng lặp của vector áp, có thể chia thành 4 trường hợp để chọn trạng thái cho vector đỉnh như sau:

- Vector đỉnh có một trạng thái: ví dụ vector $\overline{V_{31}}$ (300), trường hợp này hàm $F_{max} = F_{min} = F_{ave} = 3$, vậy trạng thái 300 sẽ được chọn.
- Vector đỉnh có hai trạng thái: ví dụ vector $\overline{V_{13}}$ (311/200). Trạng thái 311 có $F = F_{max} = 5$, và 200 có $F = F_{min} = 2$, do đó vector V_{13} cần chọn trạng thái có $F = F_{ave} = 3.5$. Do không tồn tại trạng thái với $F = 3.5$ nên vector ảo (virtual vector) $V_{v13} = (V_{311} + V_{200})/2$ được đề xuất thay thế. Hàm áp CMV của V_{v13} có độ lớn bằng $F_{ave} = 3.5$.

- Vector đỉnh có 3 trạng thái: ví dụ vector $\overline{V_1}$ (322/211/100). Trạng thái 322 có $F = F_{max} = 7$, trạng thái 100 có $F = F_{min} = 1$, và 211 có $F = F_{ave} = 4$. Từ đó, trạng thái 211 được chọn thực hiện vector V1.
- Vector đỉnh có 4 trạng thái: Ví dụ vector $\overline{V_0}$ (333/222/111/000). Trạng thái 333 có $F = F_{max} = 9$, trạng thái 000 có $F = F_{min} = 0$. Do $F_{ave} = 4.5$ nên ta sử dụng vector ảo $V_{v0} = (V_{111} + V_{222})/2$ có $F_{ave} = 4.5$ thay thế để thực hiện vector V0.

Áp dụng cho tất cả vector đỉnh của sector I, giản đồ vector không gian rút gọn được mô tả trên hình 5. Từ kết quả thu được trên Hình 5 xuất hiện 2 trường hợp, tam giác làm việc chứa 1 vector ảo trong các vùng 1, 2, 5, 6, 9 và chứa 2 vector ảo trong các vùng 3, 4, 7, 8.

Khảo sát chi tiết hơn chuỗi SVPWM, ta xét tam giác chứa 1 vector ảo, ví dụ khi $\overline{V_{ref}}$ ở vùng 1, chuỗi thực hiện sẽ là 111-211-221-222-221-211-111. Các vector áp trùng lặp 111 và 222 sẽ có thời gian tác dụng bằng nhau, có khả năng đạt áp ra có độ méo dạng thấp. Tương tự, có thể giải thích chuỗi thực hiện SVPWM trong các tam giác chứa 1 vector ảo còn lại.

Với trường hợp tam giác chứa 2 vector ảo, ví dụ khi $\overline{V_{ref}}$ ở vùng 4. Một phương pháp thực hiện SVPWM đảm bảo trình tự ít chuyển mạch và phân bố thời gian đều giữa các vector trùng lặp 210/321 và 220/331 sẽ như sau: 210-220-320-321-331-321-320-220-210. Do sự xuất hiện các vector trùng lặp cho 2 vector đỉnh khác biệt 210/321 và 220/331, số chuyển mạch của chuỗi là 8 trong 1 chu kỳ thực hiện. Chuỗi trạng thái mô tả trên có tổn hao chuyển mạch tăng lên so với SVPWM truyền thống với 6 chuyển mạch nên không sử dụng.

Để giảm số chuyển mạch về 6 như phương pháp SVPWM truyền thống, hai vector ảo V_{v34a} , V_{v34b} có áp CMV trung bình bằng 5, nằm giữa 2 vector đỉnh V_7 , V_{14} được đề xuất cho vùng 4, định nghĩa như sau:

$$V_{v34a} = (V_{210} + V_{331})/2$$

$$V_{v34b} = (V_{321} + V_{220})/2$$

Xét trường hợp $\overline{V_{ref}}$ nằm ở vùng 4a giới hạn bởi 3 vector gần nhất V_7 , V_{20} , V_{v34a}/V_{v34b} , dẫn đến 2 khả năng thực hiện chuỗi SVPWM:

(1) 210-220-320-321-320-220-210, nếu sử dụng V_{v34a}

(2) 210-320-321-331-321-320-210, nếu sử dụng V_{v34b}

Chuỗi (2) bị loại vì gia tăng số chuyển mạch lên 8 và chuỗi còn lại (1) được chọn để thực hiện. Hàm áp CMV của $\overline{V_{ref}}$ sẽ thỏa điều kiện của phương trình SVPWM theo áp CMV trung bình:

$$F_{vref}Ts = F_{ave}(V_{20}) * T_a + F_{ave}(V_7) * T_b + F_{ave}(V_{v34a}) * T_c \quad (41)$$

Tương tự, phân tích trường hợp $\overline{V_{ref}}$ nằm ở vùng 4b, ta sẽ chọn V_{v34b} thực hiện chuỗi 220-320-321-331-321-320-220. Dễ dàng nhận thấy từ 2 chuỗi trạng thái thực hiện cho vùng 4a và 4b, suy ra rằng trong tam giác chứa 2 vector đỉnh ảo, thì vector đỉnh nằm gần $\overline{V_{ref}}$ hơn sẽ có 2 vector trùng lặp tương ứng tham gia chuỗi thực hiện. Ngược lại, vector đỉnh nằm xa $\overline{V_{ref}}$ hơn chỉ cung cấp 1 vector tham gia chuỗi SVPWM.

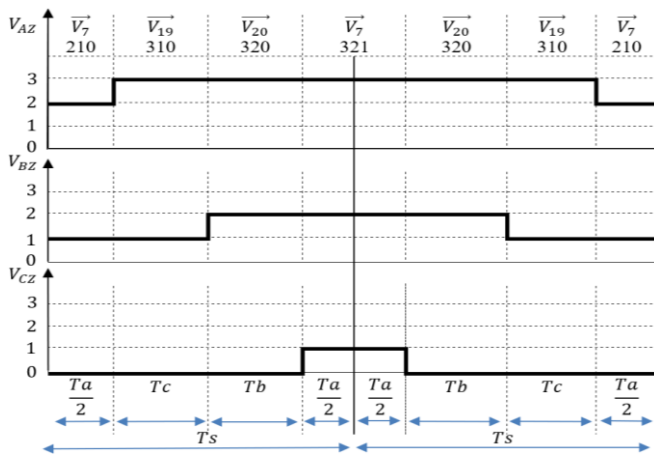
Tương tự, có thể phân tích chuỗi SVPWM với áp CMV trung bình cho các vùng 3, 7 và 8. Các vùng a và b trong tam giác

3, 4 được phân chia nhờ đường thẳng y_8 ; tương tự vùng 7, 8 có đường phân chia là y_7 , phương trình các đường thẳng này (22) và (23). Các đường thẳng $y_1 - y_8$ sẽ phân chia sector I thành 13 vùng làm việc khác nhau.

b) Kỹ thuật SVPWM với áp CMV trung bình cải tiến

Nguyên lý SVPWM với các vector ảo có CMV trung bình được đề xuất giúp xác lập vùng làm việc và chọn chuỗi thực hiện trong 13 vùng làm việc của mỗi sector. Việc tính toán thời gian tác dụng của 3 vector đỉnh có thể thực hiện trực tiếp cho 9 vùng làm việc như mô tả ở Bảng V. Thời gian của hai vector trùng lặp trong phương pháp Virtual SVPWM với áp CMV trung bình có thể khác nhau. Do đó, phương pháp SVPWM cải tiến sẽ dựa theo phương pháp SVPWM có áp CMV trung bình để xác định vùng làm việc và chọn chuỗi PWM, nhưng thực hiện các vector áp trùng lặp với thời gian bằng nhau.

Xét tam giác chứa 1 vector đỉnh ảo trên sector I, kỹ thuật SVPWM theo nguyên lý áp CMV trung bình có thời gian của 2 vector trùng lặp bằng nhau, do đó không cần điều chỉnh trong vùng này. Ví dụ, hai trạng thái 210 và 321 trong chuỗi trạng thái SVPWM theo nguyên lý áp CMV trung bình thực hiện \vec{V}_{ref} trong vùng 6 được mô tả trên hình 6: 210 - 310 - 320 - 321 - 320 - 310 - 210 sẽ có thời gian bằng nhau.



Hình 6: Chuỗi kích trạng thái của vùng 6 - sector I.

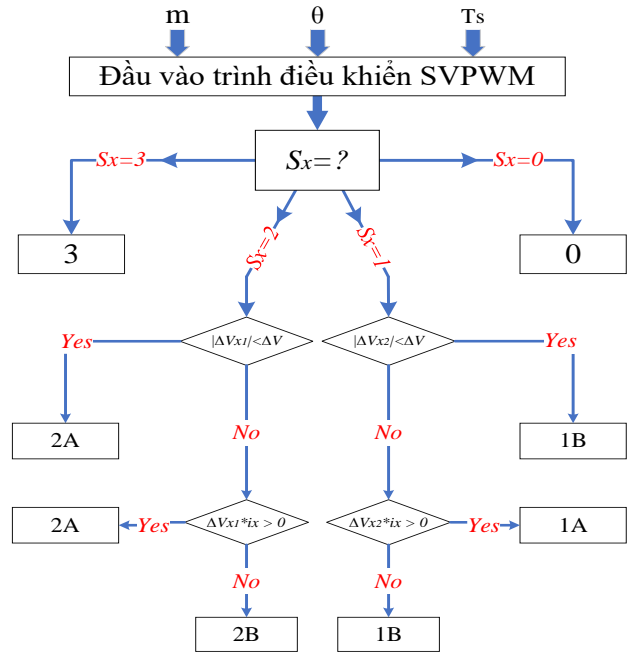
Tuy nhiên, điều này không xảy ra với tam giác chứa 2 vector đỉnh ảo. Ví dụ, khi áp dụng nguyên lý SVPWM với áp CMV trung bình thì thời gian thực hiện SVPWM trong vùng 4a của 2 trạng thái 210 và 321 sẽ khác nhau. Do đó, phương pháp SVPWM cải tiến áp dụng điều chỉnh để thời gian của các trạng thái 210 và 321 bằng nhau. Tuy nhiên, việc điều chỉnh này sẽ dẫn đến kết quả, là phương pháp SVPWM cải tiến sẽ không đạt áp CMV trung bình. Có thể kiểm chứng trong chuỗi SVPWM cải tiến 210-220-320-321-320-220-210, các vector V20 (320) và V7 (321/210) thỏa mãn điều kiện áp CMV trung bình. Tuy nhiên, trạng thái 220 của vector đỉnh còn lại V14 không tạo ra áp CMV trung bình.

4. Phương pháp cân bằng điện áp tụ điện bay đề xuất cho bộ chuyển đổi 4L-NNPC

Dòng điện dẫn qua các tụ điện bay sẽ nạp hoặc xả điện tích trên tụ phụ thuộc chiều dòng điện qua nó. Với giả thiết chiều dòng điện qua tải và các tụ điện như trên hình 2. Sự thay đổi điện áp trên mỗi tụ điện ứng với mỗi trạng thái đóng ngắt khoá

bán dẫn được tổng hợp trong bảng II. Nếu “-” điện áp trên các tụ tương ứng không thay đổi, “↑” điện áp tăng lên và ngược lại nếu “↓”. Các trạng thái trùng lặp khi $S_x = 1$ và $S_x = 2$ có thể được chọn để thực hiện cân bằng điện áp các tụ.

Phương pháp On-Off truyền thống có thể làm linh kiện hoạt động ở tần số cao không thích hợp cho ứng dụng. Do đó, cách thức giải quyết phù hợp là sẽ tạo ra vùng chết ΔV , với: $\Delta V_{xi} = V_{cxi} - V_{cxn}$, ($i = 1, 2$). Khi $|\Delta V_{xi}| < \Delta V$, trạng thái $S_x = 1$ và 2 sẽ gán cho một trạng thái đóng ngắt cố định, cụ thể là 1B và 2A nhằm giảm tần số đóng ngắt linh kiện [20]. Giải thuật điều khiển có cân bằng áp các tụ theo phương pháp ON-OFF có vùng chết ΔV được mô tả trên hình 7.



Hình 7: Giải thuật cân bằng điện áp tụ điện bay cho bộ nghịch lưu 4L-NNPC.

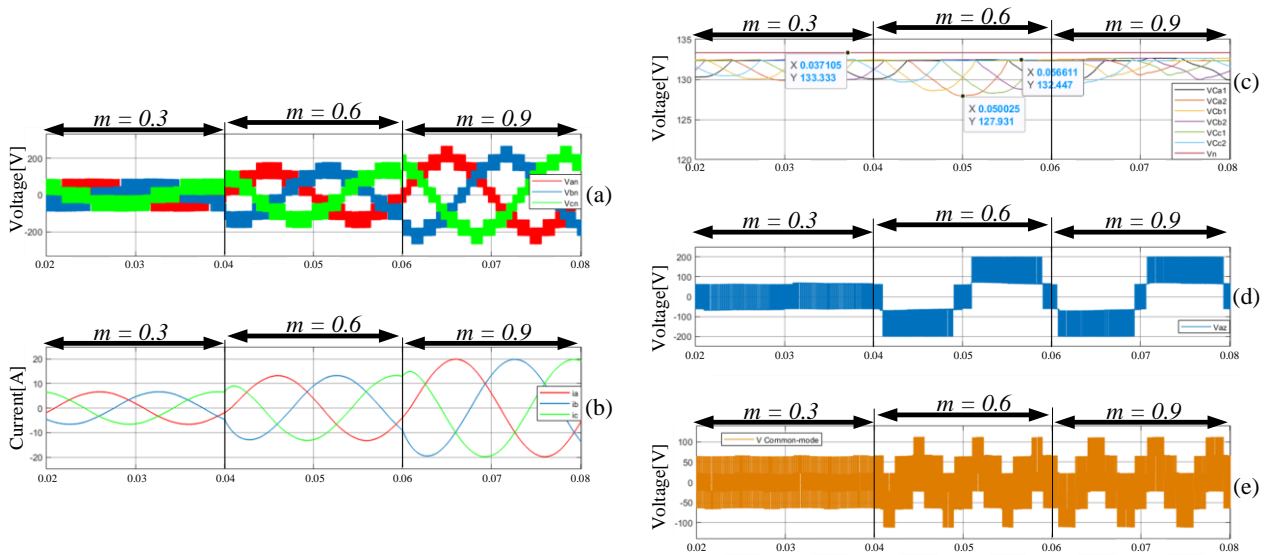
5. Kết quả mô phỏng và thực nghiệm

5.1. Kết quả mô phỏng

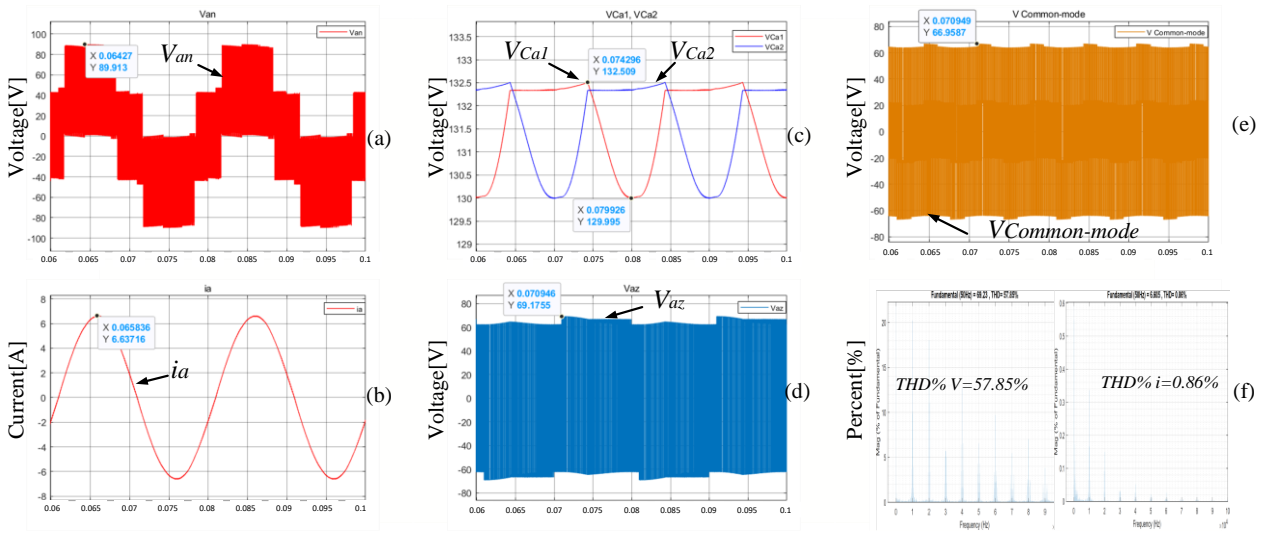
Bộ nghịch lưu NNPC bốn bậc được mô phỏng bằng phần mềm MATLAB/Simulink. Bảng VI dưới đây thể hiện thông số hệ thống trong mô phỏng. Chất lượng bộ nghịch lưu được đánh giá dựa trên tổng méo hài của dòng điện ($THD\% ia$) và điện áp ($THD\% Van$), chênh lệch điện áp tụ điện bay (ΔV_{xi}).

Bảng VI. Thông số mô phỏng và thực nghiệm.

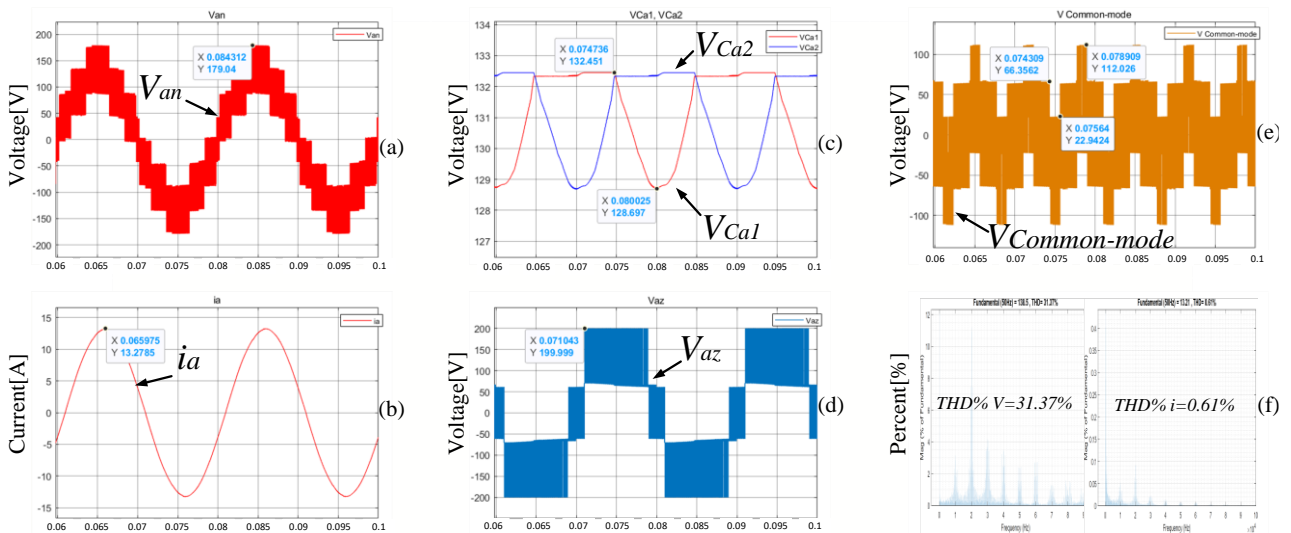
Thông số	Mô phỏng	Thực nghiệm
Điện áp V_{dc}	400V	100V
Tần số cơ bản	50Hz	50Hz
Tụ điện bay	4700 μ F	2200 μ F
Điện trở	10 Ω	27 Ω
Cuộn cảm	10 mH	40 mH
Sai số áp tụ (ΔV)	1V	1V
Tần số điều chế f_s	10kHz	10kHz



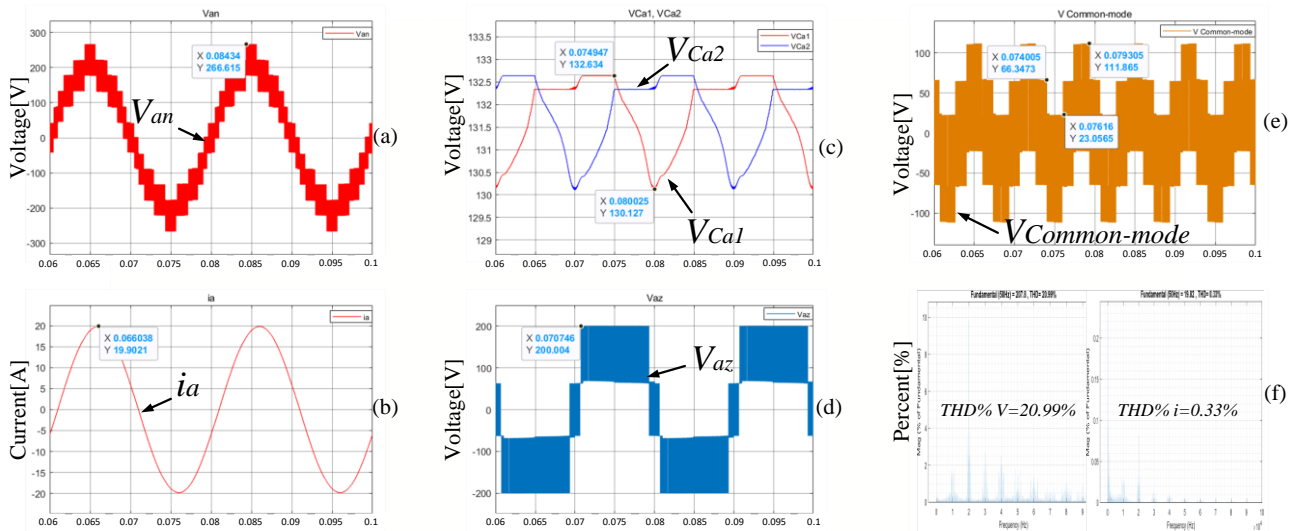
Hình 8: Kết quả mô phỏng khi thay đổi $m = 0.3, 0.6, 0.9$. a) điện áp pha tải V_{an}, V_{bn}, V_{cn} , b) dòng điện i_a, i_b, i_c , c) điện áp tụ $V_{Ca1} \sim V_{Ca2}$, d) điện áp nghịch lưu V_{az} , e) điện áp common-mode $V_{common-mode}$.



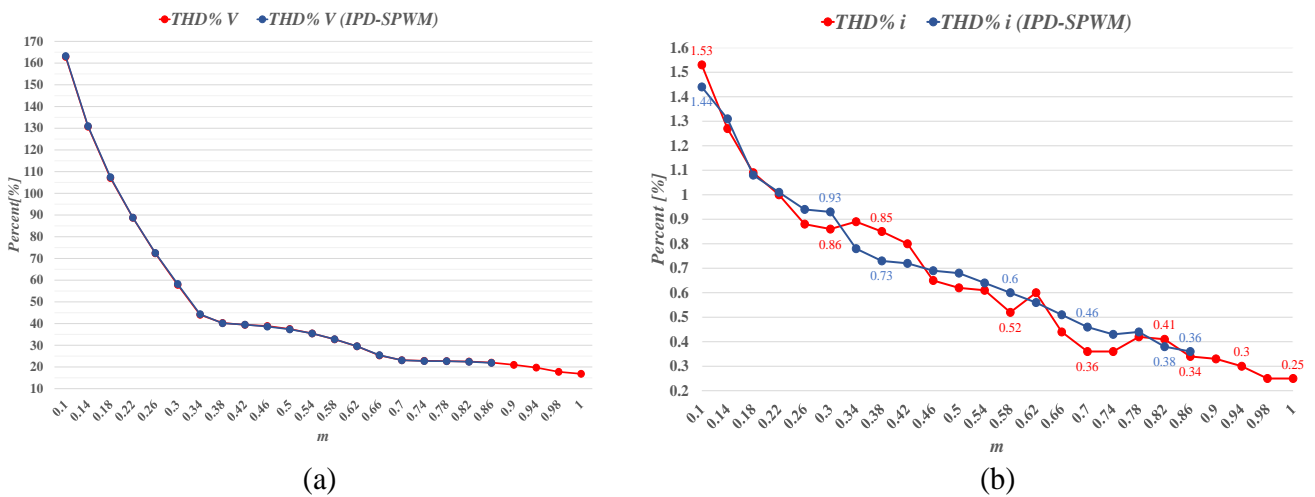
Hình 9: Kết quả mô phỏng với $m = 0.3$. a) điện áp pha V_{an} , b) dòng điện i_a , c) điện áp tụ V_{Ca1}, V_{Ca2} , d) điện áp nghịch lưu V_{az} , e) điện áp common-mode $V_{common-mode}$, f) THD% V và THD% i của pha a.



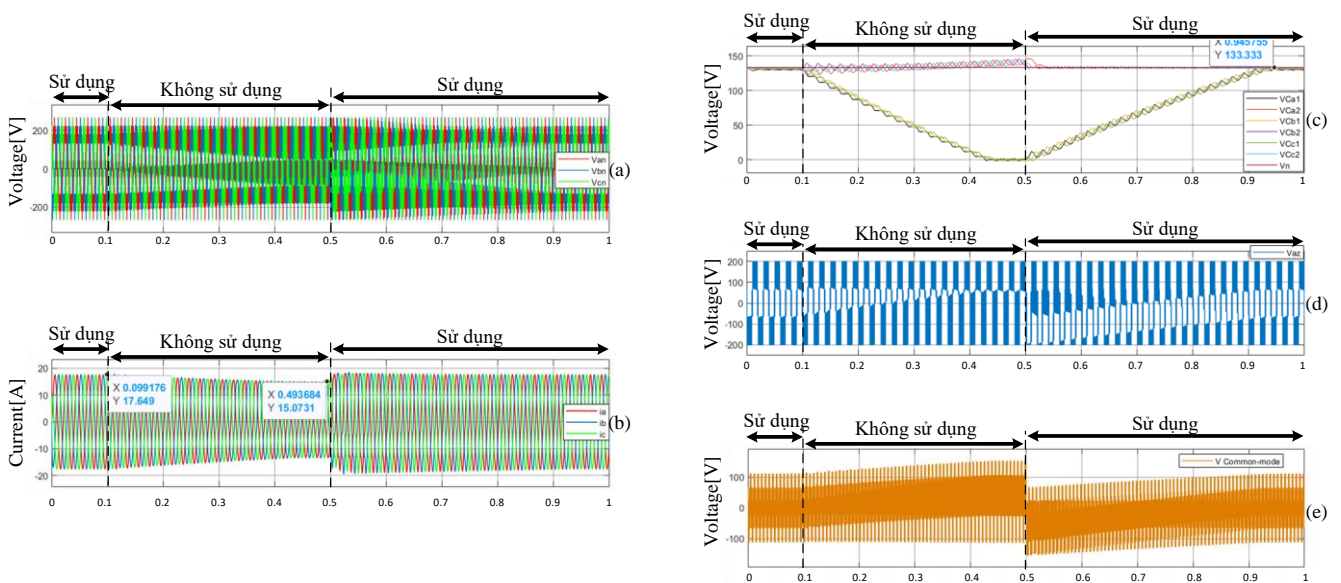
Hình 10: Kết quả mô phỏng với $m = 0.6$. a) điện áp pha V_{an} , b) dòng điện i_a , c) điện áp tụ V_{Ca1}, V_{Ca2} , d) điện áp nghịch lưu V_{az} , e) điện áp common-mode $V_{common-mode}$, f) THD% V và THD% i của pha a.



Hình 11: Kết quả mô phỏng với $m = 0.9$ a) điện áp pha V_{an} , b) dòng điện i_a , c) điện áp tụ V_{Ca1}, V_{Ca2} , d) điện áp nghịch lưu V_{az} , e) điện áp common-mode $V_{common-mode}$, f) $THD\% V$ và $THD\% i$ của pha a.



Hình 12: So sánh $THD\%$ giữa phương pháp đề xuất (đường đỏ) và $SPWM$ (đường xanh). a) $THD\% V_{an}$, b) $THD\% i_a$.



Hình 13: Quá trình cân bằng áp tụ điện bay, khi có và không sử dụng giải thuật điều khiển cân bằng điện áp tụ, tại chỉ số điều chế $m = 0.8$. a) điện áp pha V_{an}, V_{bn}, V_{cn} , b) dòng điện i_a, i_b, i_c , c) điện áp tụ điện bay $V_{Ca1} \sim V_{Ca2}$, d) điện áp nghịch lưu V_{az} , e) điện áp common-mode $V_{common-mode}$.

Hình 8, mô tả kết quả mô phỏng nghịch lưu 4L-NNPC dùng kỹ thuật SVPWM, trong đó điện áp dây (V_{an}, V_{bn}, V_{cn}), dòng điện ba pha (ia, ib, ic) và điện áp tụ điện bay ($V_{Ca1}, V_{Ca2}, V_{Cb1}, V_{Cb2}, V_{Cc1}, V_{Cc2}$) được biểu diễn ở các chỉ số điều chế m khác nhau:

- $t < 0.04s$: $m = 0.3$
- $0.04s \leq t < 0.06s$: $m = 0.6$
- $t > 0.06s$: $m = 0.9$

Điện áp ngõ ra có số bậc nhỏ nhất bằng 3 tại giá trị $m = 0.3$ và đạt được số bậc lớn nhất là 11 tại $m = 0.9$. Điện áp tụ điện bay cân bằng tại giá trị điện áp $V_{dc}/3$, với $|\Delta V_{xi} \max| = 4.64V$ tương đương 3.5% giá trị áp tụ.

Chi tiết kết quả mô phỏng tại giá trị $m = 0.3$ được mô tả trong hình 9. Chỉ số méo dạng $THD\% Van$ khá lớn là 57.85%, $THD\% ia = 0.86\%$. Độ lệch điện áp tụ điện bay $|\Delta V_{a1} \max| = 3.34V$ tương đương 2.5%.

Trong hình 10, là đồ thị điện áp tải, dòng điện tải pha a và điện áp trên các tụ bay khi $m = 0.6$, có độ méo dạng $THD\% Van = 31.37\%$, và $THD\% ia = 0.61\%$. Độ lệch điện áp tụ điện bay lớn nhất $|\Delta V_{a1} \max| = 4.64V$ tương đương 3.5%.

Đồ thị áp, dòng tải pha a, điện áp trên các tụ bay khi $m = 0.9$ được biểu diễn trong hình 11. Kết quả độ méo dạng $THD\% Van = 20.99\%$ và $THD\% ia = 0.33\%$. Chênh lệch điện áp tụ điện bay $|\Delta V_{a1} \max| = 3.2V$ tương đương 2.4%.

Hiệu quả của phương pháp VSVPWM đề xuất cũng được so sánh với phương pháp điều chế độ rộng xung sin SPWM hay IPD – SPWM (In Phase Disposition Sinusoidal Pulse-width modulation), khá phổ biến, có áp dụng giải thuật cân bằng áp tụ. Hình 12, so sánh đồ thị tổng méo hài ($THD\%$) của điện áp Van và dòng điện pha ia theo chỉ số điều chế m của hai phương pháp khi áp dụng kỹ thuật cân bằng áp tụ có vùng chết $\Delta V = 1$. Kỹ thuật SPWM phạm vi điện ngõ ra bị giới hạn ở giá trị $m = 0.86$ nên đồ thị so sánh của nó được mô tả đến giá trị nêu trên. So sánh đồ thị trên hình 12a cho thấy sai lệch giữa độ méo dạng áp pha $THD\% Van$ của hai phương pháp nhỏ không đáng kể. So sánh đồ thị độ méo dạng dòng điện $THD\% ia$ ở hình 12b, sự khác biệt thể hiện rõ ràng hơn trong từng phạm vi của chỉ số điều chế. Tuy nhiên, độ sai biệt lớn nhất giữa chúng giới hạn khoảng 0.1%. Chẳng hạn, với $m = 0.3$, thì $THD\% i$ của VSVPWM là 0.86%, và IPD – SPWM là 0.93%; sai biệt 0.07%; với $m = 0.82$, $THD\% i$ của VSVPWM là 0.41% và IPD – SPWM là 0.38%, sai biệt là 0.03%. So sánh cụ thể như sau.

- Với $m = 0 - 0.3$: $THD\% ia$ của có giá trị gần như nhau.
- Giá trị $m = 0.3 - 0.46$: phương pháp IPD – SPWM cho $THD\% ia$ tốt hơn, với điểm có giá trị lớn nhất đạt 0.12%.
- Giá trị $m = 0.46 - 1$: phương pháp VSVPWM đề xuất tỏ ra ưu thế khi cho $THD\% ia$ tốt hơn với giá trị lớn nhất là 0.1%.

Kết quả mô phỏng quá trình quá độ khi áp dụng giải thuật cân bằng điện áp các tụ bay khi $m = 0.8$ được mô tả trên Hình 13.

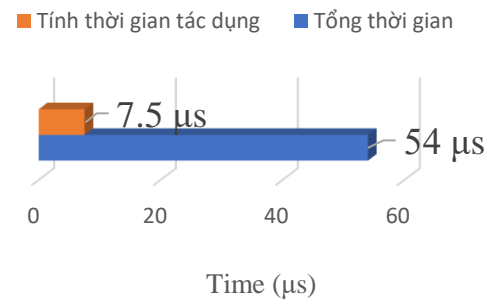
- Từ 0 đến 0.1s, điện áp tụ duy trì ở $V_{dc}/3$ khi áp dụng giải thuật điều khiển có cân bằng áp tụ, $THD\% ia = 0.33\%$, $THD\% Van = 22.77\%$.

- Trong khoảng từ 0.1s đến 0.5s, giải thuật cân bằng không được áp dụng. Các trạng thái Sx thực hiện SVPWM được chọn trong Bảng II gồm là 0, 1B, 2A, và 3. Điện áp trên tụ điện bay lệch đáng kể so với giá trị tham chiếu, cụ thể: $\Delta V_{a1}, \Delta V_{b1}, \Delta V_{c1}$ có sai lệch $-133.33V$ tương đương 100%. Hệ quả, điều khiển dòng điện tải không đạt chất lượng yêu cầu, $THD\% ia = 12.66\%$, $THD\% Van = 52.11\%$.
- Sau thời điểm 0.5s, giải thuật cân bằng áp tụ được áp dụng và áp các tụ bay được khôi phục đến giá trị tham chiếu và bộ biến đổi hoạt động trở lại bình thường, $THD\% ia = 0.33\%$, $THD\% Van = 22.77\%$.

5.2. Thử nghiệm

Thử nghiệm được thực hiện để kiểm chứng tính đúng đắn và khả thi của phương pháp đề xuất, các thông số được sử dụng thể hiện trong bảng VI. Mô hình thử nghiệm bộ nghịch lưu ba pha NNPC bốn bậc như hình 15.

Giải thuật điều khiển được thực hiện trên vi điều khiển TMS320F28377D. Giải thuật bao gồm 4 phần chính: 1) xác định sector; 2) xác định vùng; 3) tính toán thời gian tác dụng các vector áp; 4) đọc cảm biến, chọn chuỗi thực hiện và xuất xung điều khiển. Tổng thời gian thực hiện các phần là $54\mu s$, trong đó thời gian cho tính thời gian tác dụng của các vector là $7.5\mu s$ như trên hình 14.



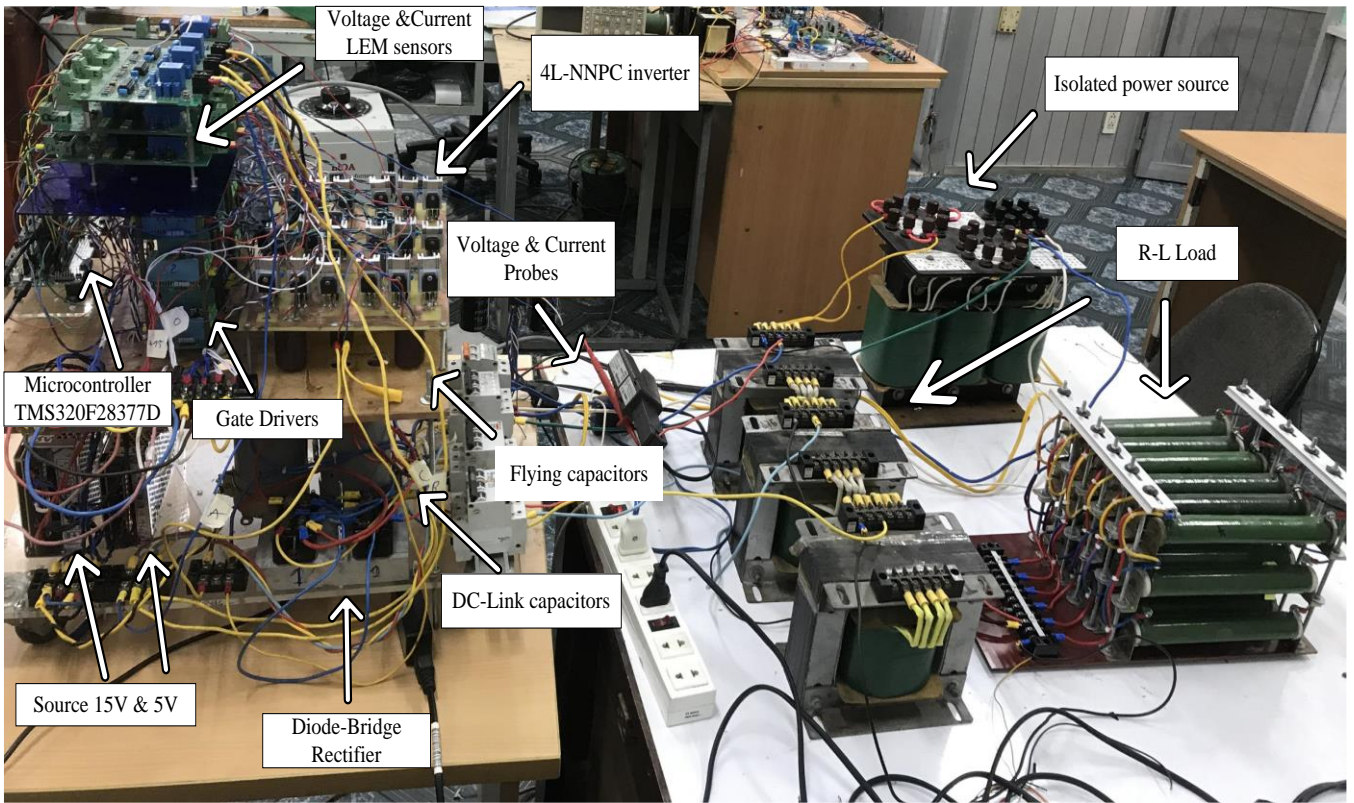
Hình 14: Thời gian thực hiện các phần

Bộ nghịch lưu bốn bậc NNPC phù hợp áp dụng cho công suất lớn, điện thế cao nên tần số đóng ngắt có thể cần một vài kHz. Do đó, với tổng thời gian thực hiện trên vi điều khiển là $54\mu s$ thì hoàn toàn có khả năng ứng dụng.

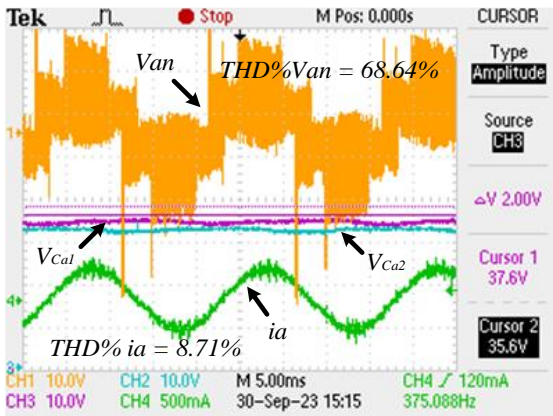
Kết quả thử nghiệm tại giá trị $m = 0.3$ được diễn tả trong hình 16. Dạng điện áp tải, điện áp nghịch lưu, điện áp common-mode và dòng điện tương tự như trong mô phỏng. Các áp tụ dao động xung quanh giá trị mong muốn $33.3V$. Chỉ số méo dạng $THD\% Van$ khá lớn là 68.64%, $THD\% ia = 8.71\%$.

Hình 17 mô tả kết quả thử nghiệm tại giá trị $m = 0.6$. Dạng áp và dòng gần tương đương như trong mô phỏng. Các áp tụ cân bằng tại giá trị $33.3V$ như mong muốn. Giá trị méo dạng $THD\% Van = 31.92\%$, gần tương đương như trong mô phỏng; $THD\% ia = 3.87\%$, lệch 3.26% so với mô phỏng.

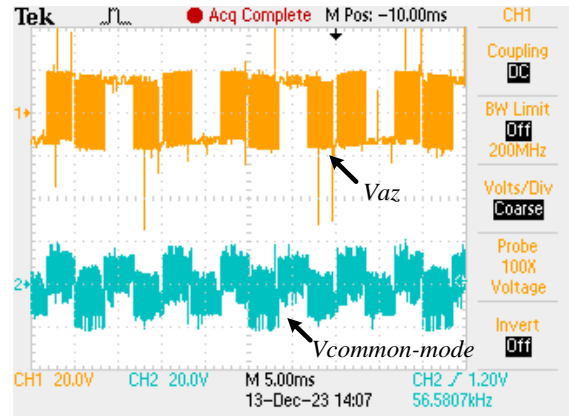
Kết quả thử nghiệm tại giá trị $m = 0.9$ trình bày trong hình 18. Dạng áp và dòng tương tự trong mô phỏng, các giá trị áp tụ cân bằng tại $33.3V$. Độ méo dạng $THD\% Van = 21.03\%$, không lệch nhiều với kết quả mô phỏng; $THD\% ia = 2.92\%$, lệch 2.59% so với mô phỏng.



Hình 15: Mạch thực nghiệm NNPC-4L

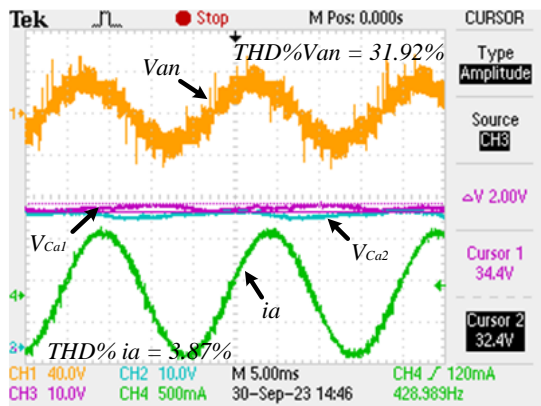


a)

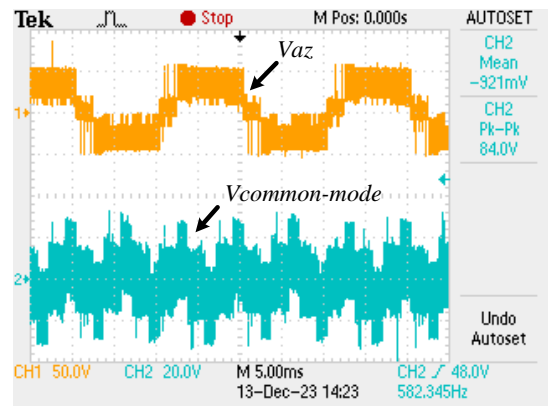


b)

Hình 16: Kết quả thực nghiệm tại giá trị $m = 0.3$, với time scale: 5ms/div. a) điện áp pha V_{an} (10V/div), điện áp tụ điện bay V_{Ca1} , V_{Ca2} (10V/div), dòng điện i_a (500mA/div). b) điện áp nghịch lưu V_{az} (20V/div), điện áp common-mode $V_{common-mode}$ (20V/div).

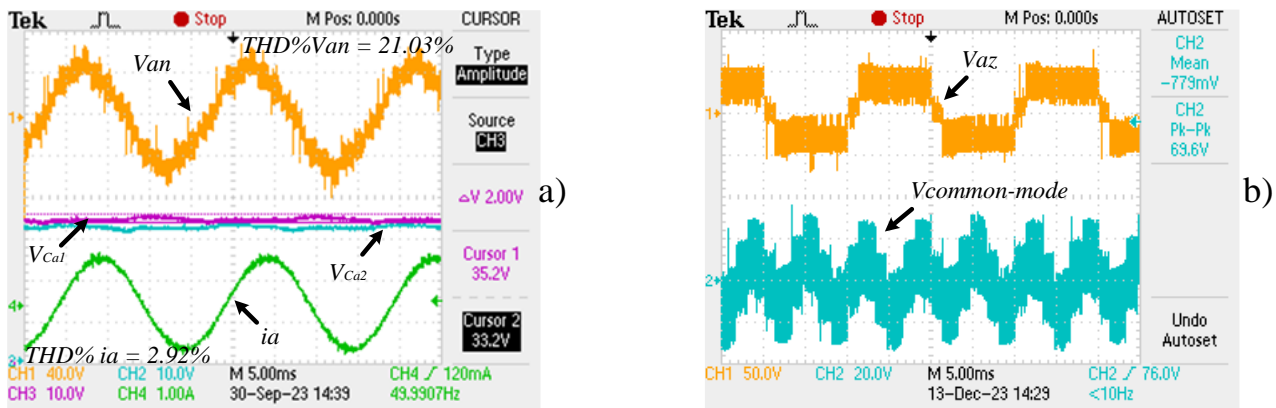


a)



b)

Hình 17: Kết quả thực nghiệm tại giá trị $m = 0.6$, với time scale: 5ms/div. a) điện áp pha V_{an} (40V/div), điện áp tụ điện bay V_{Ca1} , V_{Ca2} (10V/div), dòng điện i_a (500mA/div). b) điện áp nghịch lưu V_{az} (50V/div), điện áp common-mode $V_{common-mode}$ (20V/div).



Hình 18: Kết quả thực nghiệm tại giá trị $m = 0.9$, với time scale: 5ms/div. a) điện áp pha V_{an} (40V/div), điện áp tụ điện bay V_{ca1} , V_{ca2} (10V/div), dòng điện i_a (1A/div). b) điện áp nghịch lưu V_{az} (50V/div), điện áp common-mode $V_{common-mode}$ (20V/div).

Mặc dù trong điều kiện mô hình thực tế phát sinh một số sai lệch nhất định, tuy nhiên các kết quả khảo sát cho thấy, dạng đồ thị áp và dòng điện thực nghiệm phù hợp với kết quả mô phỏng, chứng tỏ tính hiệu quả và khả năng áp dụng vào thực tế của phương pháp đề xuất.

6. Kết luận

Bài báo này trình bày phương pháp điều khiển điều chế vector không gian bộ nghịch lưu 4L-NNPC trong hệ tọa độ vuông góc $\alpha\beta$. Kỹ thuật Virtual SVPWM với áp CMV trung bình được đề xuất sử dụng 3 vector (áo) gần nhất để chia không gian mỗi sector thành 13 vùng làm việc và chọn các trạng thái cho chuỗi thực hiện SVPWM. Ứng dụng tiện ích của MATLAB/SIMULINK giải ma trận được giới thiệu để xác định thời gian tác dụng của 3 vector đỉnh. Dù biểu diễn ở dạng chưa tối ưu, tuy nhiên các tiện ích MATLAB cho thấy khả năng sử dụng linh hoạt của nó cho các bài toán tính toán SVPWM trong hệ tọa độ $\alpha\beta$.

Thuật toán cân bằng áp tụ điện bay đã trình bày giúp duy trì điện áp tụ điện bay ở mức cần thiết với độ lệch nhỏ, nhờ đó giảm độ méo dạng sóng hài điện áp ngõ ra và tăng độ tin cậy cho bộ nghịch lưu. Nguyên lý điều khiển SVPWM đề xuất và giải thuật cân bằng điện áp các tụ đã được kiểm chứng tính đúng đắn bằng mô phỏng và trên mô hình thực nghiệm.

Lời cảm ơn

Nghiên cứu được tài trợ bởi Đại học Quốc gia Thành phố Hồ Chí Minh (ĐHQG-HCM) trong khuôn khổ Đề tài mã số DN2022-20-03.

Tài liệu tham khảo

- [1] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Perez, and J. I. Leon, "Recent advances and industrial applications of multilevel converters," IEEE Trans. Ind. Electron., vol. 57, no. 8, pp. 2553–2580, Aug. 2010.
- [2] M. Marchesoni, M. Mazzucchelli, and S. Tenconi, "A non-conventional power converter for plasma stabilization," in Proc. PESC, Apr. 1988, pp. 122–129.
- [3] T. A. Meynard and H. Foch, "Multi-level choppers for high voltage applications," EPE J., vol. 2, no. 1, pp. 45–50, Mar. 1992.
- [4] A. Nabae and I. Takahashi, "A new neutral-point-clamped PWM inverter," IEEE Trans. Ind. Appl., vol. IA-17, no. 5, pp. 518–523, Sep./Oct. 1981.
- [5] M. Narimani, B. Wu, G. Cheng, and N. Zargari, "A New Nested Neutral Point Clamped (NNPC) Converter for Medium-Voltage (MV) Power Conversion," IEEE Trans. Power Electron., vol. 29, no. 12, pp. 6375–5382, Dec. 2014.
- [6] S. Choi and M. Saeedifard, "Capacitor voltage balancing of flying capacitor multilevel converters by space vector PWM," IEEE Trans. Power Del., vol. 27, no. 3, pp. 1154–1161, Jul. 2012.
- [7] Ahoora Bahrami, Mehdi Narimani, A New Five-Level T-Type Nested Neutral Point Clamped (T-NNPC) Converter, IEEE Transactions on Power Electronics, Vole. 34, No.11, November 2019.
- [8] Mehdi Narimani, Bin Wu, Zhongyuan Cheng, Navid Reza Zargari, A Novel and Simple Single-phase Modulator for the Nested Neutral Point Clamped (NNPC) Converter, IEEE Transactions on Power Electronics, Vol.30, No.8, August 2015).
- [9] Mehdi Narimani, Bin Wu, Navid Reza Zargari, A Novel Five-Level Voltage Source Inverter with Sinusoidal Pulse Width Modulator for Medium-Voltage Applications, IEEE Transactions on Power Electronics, Vol. 31, No.3, March 2016.
- [10] Hu, L., Xiao, F., Xin, Z.: Research on voltage regulation ability of four-level nested clamp converter based on virtual space vector modulation. IET Power Electron. 1–12 (2023), <https://doi.org/10.1049/pel2.12451>
- [11] Mingzhe Wu, Yun Wei Li, Hao Tian, Yuzhuo Li, and Kui Wang, Modified Carrier-Overlapped PWM with Balanced Capacitors and Eliminated Dead-Time Spikes for Four-Level NNPC Converters under Low Frequency, IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol.10, No.6, December 2022.
- [12] WENJIE WU1, DAN WANG, An Optimal Voltage-Level Based Model Predictive Control Approach for Four-Level T-Type Nested Neutral Point Clamped Converter with Reduced Calculation Burden, IEEE Access, 2020.
- [13] K. Hasegawa and H. Akagi, "A new dc-balancing circuit including a single coupled inductor for a five-level diode-clamped PWM converter," IEEE Trans. Ind. Appl., vol. 47, no. 2, pp. 841–852, Mar./Apr. 2011.
- [14] Z. Pan, F. Z. Peng, K. A. Corzine, V. R. Stefanovic, J. M. Leuthen, and S. Gataric, "Voltage balancing control of diode-clamped multilevel rectifier/inverter systems," IEEE Trans. Ind. Appl., vol. 41, no. 6, pp. 1698–1706, Dec. 2005.
- [15] K. Kaneko, M. Jun, S. Kiyooki, K. Matsuse, A. Yasushi, and H. Lipei, "Analysis of dynamic variation on a combined control strategy for a five-level double converter," in IEEE-PESC, Jun. 2005, pp. 885–891.
- [16] Y. Cheng, C. Qian, M. L. Crow, S. Pekarek, and S. Atcitty, "A comparison of diode-clamped and cascaded multilevel converters for a STATCOM with energy storage," IEEE Trans. Ind. Electron., vol. 53, no. 5, pp. 1512–1521, Oct. 2006.

- [17] H. Akagi, H. Fujita, S. Yonetani, and Y. Kondo, "A 6.6-kV transformerless STATCOM based on a five-level diode-clamped PWM converter: System design and experimentation of a 200-V, 10-kVA laboratory model," in Proc. IEEE-IAS, Oct. 2005, vol. 1, pp. 557–564.
- [18] M. Saeedifard, R. Iravani, and J. Pou, "Analysis and control of DC capacitor-voltage-drift phenomenon of a passive front-end five-level converter," IEEE Trans. Ind. Electron., vol. 54, no. 6, pp. 3255–3266, Dec. 2007.
- [19] Zeliang Shu, Na Ding, Jie Chen, Haifeng Zhu, Xiaoqiong He, "Multi-level SVPWM With DC-Link Capacitor Voltage Balancing Control for Diode-Clamped Multilevel Converter Based STATCOM," Industrial Electronics, IEEE Transactions on, vol.60, no.5, pp.1884,1896, May 2013.
- [20] Longcheng Tan, Bin Wu, Mehdi Narimani, Dewei (David) Xu, Jin Liu, Zhongyuan Cheng, Navid Reza Zargari, "A Space Virtual-Vector Modulation (SVVM) with Voltage Balance Control (VBC) for Nested Neutral-Point Clamped (NNPC) Converter Under Low Output Frequency Conditions". IEEE Transactions on Power Electronics., vol.32, no.5, pp.3458,3466, July 2016.