

DESIGN AND IMPLEMENTATION OF 2.5KW BIDIRECTIONAL CF-DAB DC/ DC CONVERTER USING SiC MOSFET

THIẾT KẾ VÀ THỰC NGHIỆM BỘ BIẾN ĐỔI DC/DC HAI CHIỀU CF-DAB CÔNG SUẤT 2.5KW SỬ DỤNG VAN SiC MOSFET

Đỗ Tuấn Anh¹, Vũ Hoàng Phương^{1*}, Nguyễn Mạnh Linh¹, Nguyễn Quang Địch¹

¹Đại học Bách khoa Hà Nội

*Corresponding Author: phuong.vuhoang@hust.edu.vn

Abstract

Current-Fed Dual Active Bridge (CFDAB) is an isolated DC/DC converter with bidirectional power flow, which has been widely used in the energy storage systems recently. The two main losses of the converter are switching losses of the power switches and transformers losses. This paper proposes a method to improve the efficiency of the CFDAB converter by employing new SiC MOSFET technology instead of the traditional Si MOSFET, in combination with zero voltage switching technique. In addition, Litz wire is also adopted to reduce the losses on the high frequency isolation transformer. The feasibility and effectiveness of the proposed solution is verified by both numerical simulations and experiments with a prototype 2.5kW converter.

Keywords: CFDAB, ZVS, SiC, Litz

Symbols

Symbols	Units	Description
\dot{J}_E	°	Góc truyền năng lượng
D_j	°	Góc hiệu chỉnh
i_{bias}	A	Dòng ZVS cho van phía thứ cấp

Abbreviations

CFDAB	Current- fed Dual active bridge
VFDAB	Voltage- fed Dual active bridge
ZVS	Zero voltage switching
PPS	PWM plus phase shifted
DPDPS	Dual PWM plus double phase shifted

Tóm tắt

Bộ biến đổi DC/DC cách ly cấu trúc Current-Fed Dual Active Bridge (CF-DAB) là bộ biến đổi có khả năng trao đổi năng lượng theo cả hai chiều, được sử dụng phổ biến trong các hệ thống lưu trữ năng lượng. Tổn thất chính của bộ biến đổi khi hoạt động ở tần số cao bao gồm tổn thất đóng cắt trên van và tổn thất trên biến áp xung. Bài báo đề xuất phương án cải thiện hiệu suất bộ biến đổi dựa trên cơ sở chuyển mạch mềm kết hợp với việc sử dụng công nghệ van bán dẫn SiC thay cho van Si thông thường. Bên cạnh đó, công nghệ dây Litz được áp dụng để giảm tổn thất trên biến áp. Mô hình mô phỏng và hệ

thống thực nghiệm công suất đến 2.5kW cho bộ CFDAB được thực hiện để kiểm chứng phương pháp đề xuất, khả năng chuyển mạch mềm cũng như các ưu điểm van SiC.

1. Introduction

Ngày nay, vấn đề dự trữ và trao đổi năng lượng đang ngày càng được quan tâm nhằm nâng cao hiệu quả sử dụng của các hệ thống năng lượng tái tạo. Trong các hệ thống dự trữ năng lượng, để kết nối ác- quy ở mức điện áp thấp với đường bus DC ở mức điện áp cao, các bộ biến đổi DC/DC được sử dụng với yêu cầu về hệ số khuếch đại điện áp cao và khả năng trao đổi năng lượng hai chiều. Các bộ biến đổi DC/DC được chia thành hai loại: có cách ly và không cách ly. Trong đó, bộ DC/DC cách ly được ưu tiên sử dụng bởi độ tin cậy cao nhờ khả năng giảm được dòng điện rò trong hệ thống, do dòng rò là nguyên nhân gây ra những hiện tượng bất lợi như nhiễu điện từ (EMI), tổn thất phụ và mất an toàn khi lắp đặt và vận hành [1]. Bên cạnh đó, dải khuếch đại điện áp của bộ biến đổi được mở rộng khi sử dụng biến áp cách ly.

Trong những năm gần đây, Dual active bridge (DAB) là bộ biến đổi DC DC cách ly được sử dụng phổ biến nhờ các ưu điểm nổi bật như khả năng cách ly khi hoạt động ở tần số cao, đặc tính chuyển mạch mềm và dẫn năng lượng hai chiều [2]-[5]. Cấu trúc mạch lực bộ DAB có thể thay đổi linh hoạt để tích hợp các nguồn năng lượng [6], [7]. Bộ biến đổi DAB được chia thành hai loại là nguồn áp (VFDAB) và nguồn dòng (CFDAB). Đối với các bộ VFDAB, nguồn áp được cấp trực tiếp cho mạch lực, do đó đập mạch dòng điện vào lớn, dẫn đến

kích thước linh kiện lớn, chi phí cao, giảm tuổi thọ của hệ thống [8]. Ngoài ra, bộ VFDAB cần sử dụng tụ nối tiếp với sơ cấp biến áp nhằm tránh hiện tượng bão hòa từ thông trên biến áp [9].

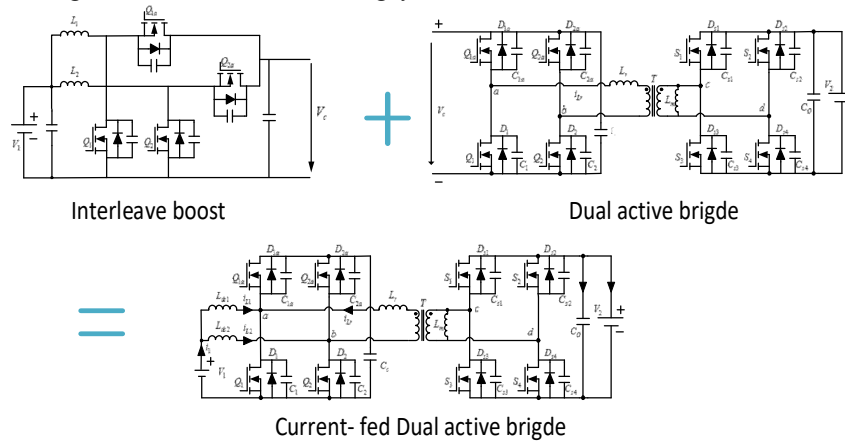
Để khắc phục các vấn đề trên, nhóm tác giả đề xuất một loạt các giải pháp công nghệ nhằm tối ưu hiệu suất bộ biến đổi sử dụng trong hệ thống lưu trữ và trao đổi năng lượng ứng dụng trong các hệ thống năng lượng tái tạo. Thứ nhất, bộ biến đổi DC/DC cách ly với cấu trúc CFDAB [10] được sử dụng, trong đó mạch interleaved boost phía sơ cấp giúp giảm độ đập mạch dòng điện, mang lại khả năng chuyển mạch mềm ZVS góp phần giảm tổn thất chuyển mạch, đặc biệt là ở tần số cao [11]. Thứ hai, công nghệ van SiC mosfet và dây quấn Litz được lựa chọn để giảm tổn thất trên van bán dẫn và biến áp trong mọi dải tần số làm việc. Dây quấn Litz gắn đây đã trở thành một vật liệu tiềm năng trong lĩnh vực điện tử công suất, cho phép cuộn cảm và biến áp hoạt động ở dòng cao với điện trở thấp [12], tổn thất rất nhỏ rơi trên cuộn dây có thể đạt được ở tần số hoạt động từ hàng chục đến hàng trăm kHz [13]. Dây litz cũng giúp giảm thiểu hiệu ứng bề mặt và tối thiểu tổn thất gây

ra bởi dòng điện xoáy [14], giảm nhiệt độ hoạt động của hệ thống, từ đó đơn giản hóa trong việc thiết kế tản nhiệt. Công nghệ van SiC có những ưu điểm nổi bật so với van Si thông thường: hoạt động ở mức điện áp cao hơn với khả năng chịu nhiệt lớn hơn, điện trở van dẫn nhỏ hơn, điện tích mở công nhỏ hơn dẫn đến thời gian đóng mở van nhỏ hơn, từ đó giảm tổn hao do đóng cắt van và có khả năng làm việc ở tần số cao hơn [15]-[17]. Như vậy, tổn thất tổng thể của van SiC được giảm đáng kể so với van Si thông thường.

Để kiểm chứng tính hiệu quả của giải pháp đề xuất, hệ thống thực nghiệm với công suất 2.5kW được xây dựng. Các kết quả đạt được cho thấy hệ thống đã vận hành đúng với phân tích lý thuyết, tất cả các van đều có khả năng chuyển mạch ZVS và hiệu suất bộ biến đổi lên đến 96.4%.

2. Nguyên lý hoạt động

2.1. Cấu trúc mạch lực



H. 1 Cấu trúc mạch lực bộ biến đổi CFDAB

Cấu trúc mạch lực bộ CF-DAB được biểu diễn ở hình H.1, bao gồm 2 phần là phần interleaved boost và phần dual active bridge. Ở phần interleaved boost, năng lượng đầu vào qua hai cuộn cảm DC là \$L_1\$ và \$L_2\$ được coi như hai nguồn dòng. Cuộn cảm \$L_1\$ kết hợp với cặp van \$Q_1, Q_{1a}\$ tạo thành mạch boost thứ nhất, cuộn cảm \$L_2\$ kết hợp với cặp van \$Q_2, Q_{2a}\$ tạo thành mạch boost thứ hai, hai mạch boost được chuyển mạch lệch pha 180 độ và điện áp boost \$V_c\$ được giữ bởi tụ kẹp \$C_c\$.

Phần Dual active bridge gồm 2 module cầu H ở 2 phía sơ cấp và thứ cấp của biến áp xung cách ly. Năng lượng có thể truyền theo 2 chiều và được tính toán từ các góc dịch pha. Quy ước điện áp trên tụ kẹp là Low-Voltage Side (LVS), còn điện áp phía đầu ra được gọi là High- Voltage Side (HVS). Tỷ số biến áp được chọn bằng 1:n.

2.2. Điều kiện chuyển mạch mềm ZVS

Các bộ DC/ DC thường hoạt động tần số đóng cắt lớn, do đó tổn hao khi đóng cắt các van cần được xem xét. Bộ biến đổi CFDAB phải được thiết kế sao cho các van ở cả 2 phía sơ cấp và thứ cấp đạt được chuyển mạch mềm ZVS. Cụ thể, ở mỗi thời điểm mở van, cần có 1 dòng \$i_{ZVS}\$ đủ lớn xả tụ kí sinh của van trong thời gian deadtime lựa chọn.

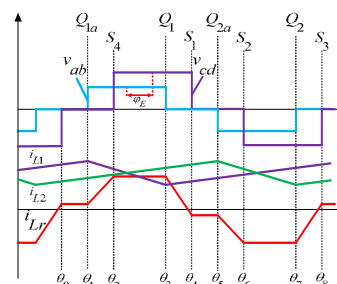
Chọn chiều dương dòng \$i_{Lr}\$ cùng chiều \$i_{Ldc1}\$. Bảng B.1 đưa ra điều kiện chuyển mạch ZVS đối với mỗi van của bộ biến đổi.

Các điều kiện này sẽ được phân tích theo từng nhóm van ở 2 phía biến áp.

B. 1 Bảng điều kiện chuyển mạch ZVS

Van	Điều kiện ZVS
\$Q_{1a}\$	\$\max i_{Ldc1} - i_{Lr} > i_{ZVS}\$
\$Q_1\$	\$i_{Lr} - \min i_{Ldc1} > i_{ZVS}\$
\$Q_{2a}\$	\$\max i_{Ldc2} + i_{Lr} > i_{ZVS}\$
\$Q_2\$	\$\max i_{Ldc2} + i_{Lr} < - i_{ZVS}\$
\$S_1\$	\$i_{Lr} > i_{ZVS}\$
\$S_2\$	\$i_{Lr} < - i_{ZVS}\$
\$S_3\$	\$i_{Lr} < - i_{ZVS}\$
\$S_4\$	\$i_{Lr} > i_{ZVS}\$

2.3. Điều kiện ZVS van phía sơ cấp



H. 2 Dạng dòng điện phía sơ cấp chế độ boost

Ở thời điểm chuyển mạch của các van phía sơ cấp, dòng qua một trong hai cuộn cảm DC sẽ thay đổi chế độ nạp hoặc xả, tương ứng nhận giá trị nhỏ nhất hoặc lớn nhất.

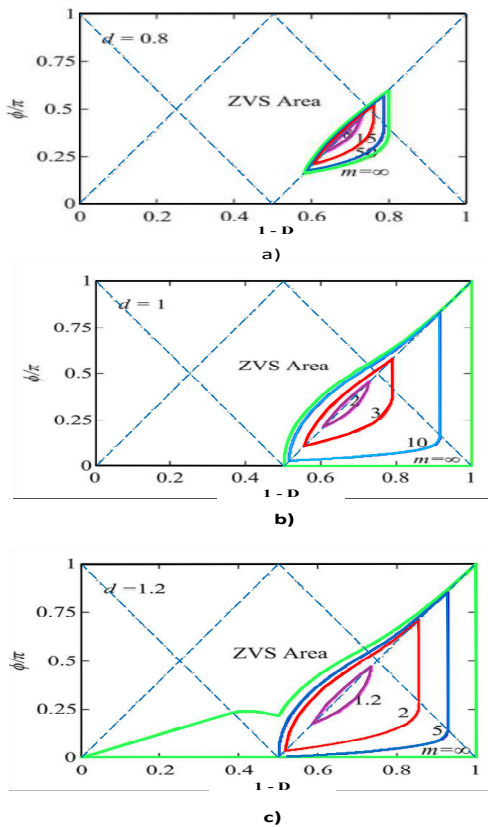
Với hai van nhánh trên sơ cấp Q_{1a} và Q_{2a} , ZVS có thể dễ dàng đạt được, và hai van này luôn chuyển mạch mềm nếu hai van dưới chuyển mạch mềm [11].

Tuy nhiên điều kiện đạt chuyển mạch mềm với hai van dưới phụ thuộc vào nhiều yếu tố. Dễ dàng nhận thấy nếu đập mạch dòng điện trên cảm DC càng lớn thì hai van này càng dễ đạt ZVS như ở bảng B.1.

Coi biến d là tỉ lệ điện áp phía LVS và phía HVS, biến m là tỉ lệ giữa điện cảm DC và điện cảm dò L_r . Theo hình H.3, d và m càng nhỏ thì phía sơ cấp càng dễ đạt ZVS. Tuy nhiên, phía thứ cấp sẽ khó đạt ZVS hơn nếu $d < 1$. Đồng thời, $d = 1$ cũng làm giảm dòng điện đỉnh peak trên cảm rò, từ đó làm giảm tổn thất khi chuyển mạch:

$$I_{Lr_peak} = \frac{V_c}{wL_r} [dj_E + (1-d)D^T p] \quad (1)$$

Trong đó j_E là góc truyền năng lượng giữa 2 cầu, D là hệ số điều chế cho nhánh van dưới sơ cấp, $D^T = \min(D, 1-D)$



H.3 Đường biên ZVS cho van Q_1 và Q_2 [11]

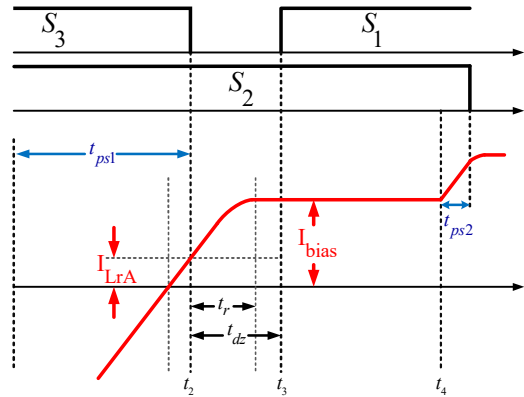
Như vậy, để đạt được chuyển mạch mềm phía sơ cấp, hệ số điều chế D được lựa chọn lớn hơn 0.5 và tỉ lệ điện áp d chọn bằng 1. Tỉ lệ điện cảm m bằng 5 để độ đập mạch dòng điện trên cảm DC đủ lớn.

2.4. Điều kiện ZVS van phía thứ cấp

Hai van S_2 và S_4 dễ dàng chuyển mạch ZVS với dạng dòng i_{Lr} như hình H. 2. Ở các thời điểm chuyển mạch các van thứ cấp, khi điện áp V_{ab} và V_{cd} bằng 0, không có trao đổi năng lượng giữa hai phía của biến áp. Để có được dòng i_{bias} xả tụ kí sinh

cho van S_1 và S_3 trong trường hợp này, góc dịch pha Dj cần hiệu chỉnh.

Dòng i_{bias} cần chọn đủ lớn để xả điện áp trên tụ kí sinh về 0 trong thời gian deadtime, tuy nhiên nếu dòng i_{bias} quá lớn sẽ tăng tổn thất vì đây là giai đoạn không truyền năng lượng. Do đó góc Dj cần được lựa chọn phù hợp.



H.4 Dòng i_{bias} khi chuyển mạch van S_1

Thời gian deadtime chọn cần đủ lớn để tránh hiện tượng trùng dẫn cũng như đủ thời gian để dòng i_{bias} xả hết điện áp trên tụ kí sinh giúp van chuyển mạch mềm. Tuy nhiên nếu deadtime quá lớn sẽ tăng tổn hao truyền dẫn cũng như gây hiện tượng nạp ngược cho tụ kí sinh.

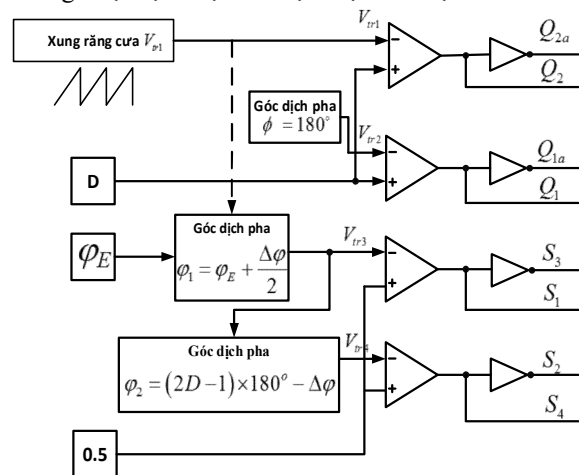
Theo [8], thời gian deadtime và góc hiệu chỉnh được lựa chọn như sau:

$$\begin{cases} Dj \geq (L_r \pm \frac{i_{bias}}{V_c}) \pm \frac{2p}{f_s} \\ t_r \geq t_{dc} \geq t_r + \frac{N_2 L_r i_{Lm}}{N_1 V_c} \end{cases} \quad (2)$$

Trong đó t_r là thời gian cộng hưởng giữa cảm rò và tụ kí sinh của van, i_{Lm} là dòng qua cảm từ hóa biến áp.

2.5. Phương pháp phát xung

Từ các phân tích lý thuyết về ZVS ở mục 3.1, phương pháp phát xung được lựa chọn để thực hiện cho bộ CF-DAB

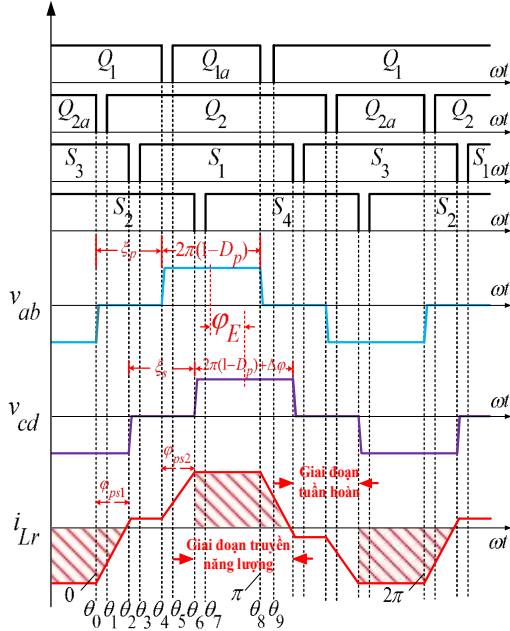


H.5 Đường biên ZVS cho van Q_1 và Q_2

Về phía sơ cấp, hệ số điều chế cho 2 van nhánh dưới bằng 0.64, góc dịch pha giữa 2 nhánh van được cố định bằng 180 độ.

Để tránh điện áp đầu ra dao động, hệ số điều chế phía thứ cấp được chọn cố định bằng 0.5 theo phương pháp DPS. Tuy nhiên nhược điểm lớn của phương pháp PPS là dòng điện đỉnh trên cảm rò lớn. Để khắc phục vấn đề trên, phương pháp DPDS được sử dụng bằng cách thêm góc dịch pha giữa 2 van phía thứ cấp S_1 và S_4 [8].

Hình H. 6 biểu diễn thứ tự chuyển mạch các van và dạng điện áp, dòng điện trong 1 chu kỳ chuyển mạch với chế độ hoạt động được lựa chọn.



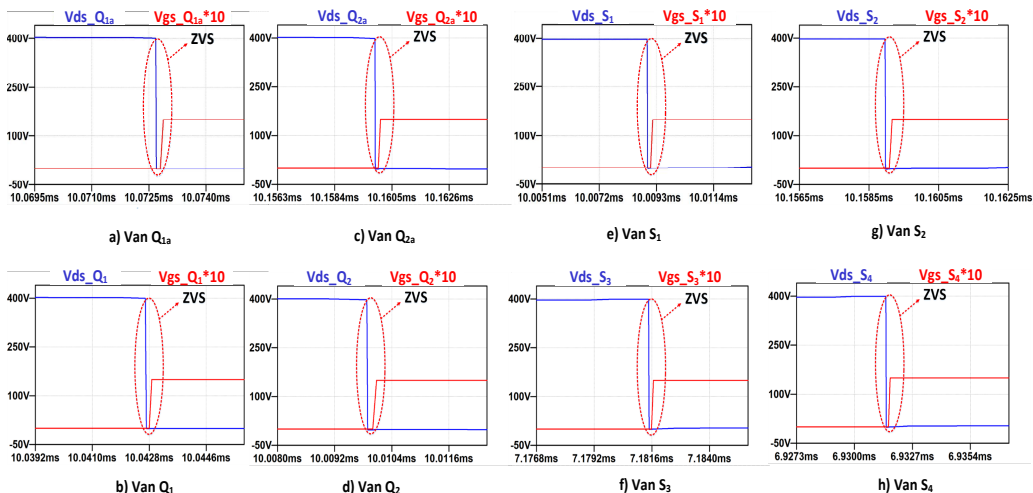
H. 6 Đồ thị đặc tính hệ thống

Quy ước j_E là góc truyền năng lượng giữa 2 cầu. Khi $j_E > 0$, năng lượng truyền từ LVS sang HVS, bộ biến đổi hoạt động ở chế độ boost. Ngược lại, với $j_E < 0$, năng lượng truyền từ HVS sang LVS và bộ biến đổi hoạt động ở chế độ buck. Độ lớn công suất truyền qua bộ biến đổi được tính toán bằng:

$$P = \frac{V_c^2}{wL_r} dj_E (2D^T - \frac{j_E}{2p}) \quad (3)$$

3. Mô phỏng chuyển mạch

3.1. Chuyển mạch mềm trên các van



H. 7 Mô phỏng chuyển mạch mềm cho bộ CFDAB chế độ boost

Để kiểm tra khả năng chuyển mạch mềm của các van bên sơ cấp và thứ cấp, mô phỏng trên phần mềm LTspice được tiến hành. Bộ CFDAB chạy vòng hở với tải đầu ra thuần trở công suất 2500W ở chế độ boost. Các thông số mô phỏng được cho bởi bảng B.2

B. 2 Thông số mô phỏng bộ CFDAB

Thông số	Kí hiệu	Giá trị	
Công suất đỉnh	P	2500W	
Điện áp vào	V_{in}	144 VDC	
Điện áp đầu ra	V_{out}	400 VDC	
Tụ lọc đầu vào	C_{in}	220 μ F	
Cuộn cảm DC	L_1, L_2	220 μ H	
Điện cảm rò tổng sơ cấp	L_r	34 μ H	
Điện cảm từ hóa sơ cấp	L_m	1mH	
Tỉ số biến áp	n	1:1	
Tần số đóng cắt	f_s	50kHz	
Tụ kẹp	C_c	50 μ F	
Tải thuần trở	R	64 Ω	
Van SiC	Điện áp mở van	V_{gs}	15V
	Rising time	t_r	100ns
	Falling time	t_f	70 ns
	Deadtime	t_d	400ns

Kết quả mô phỏng ở chế độ boost công suất 2500W cho thấy tất cả các van phía sơ cấp đều chuyển mạch mềm khi chọn giá trị điện cảm DC bằng 220 μ H ($m=5$) Các van phía thứ cấp đạt ZVS với góc hiệu chỉnh $Dj = 2.5$. Ở chế độ buck, tương tự các van cũng đạt được ZVS.

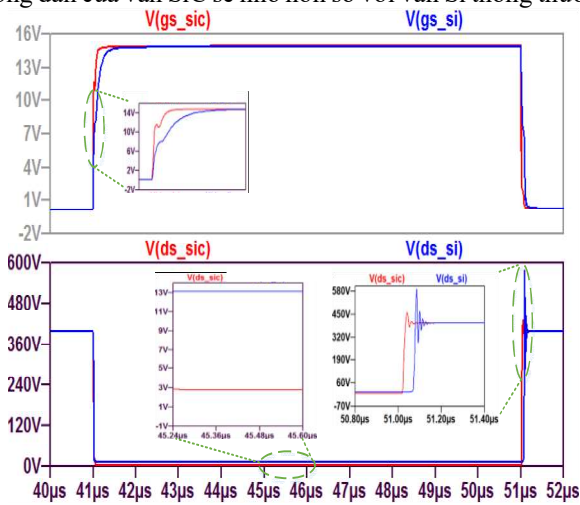
3.2. So sánh van SiC và van Si

Mô phỏng kiểm chứng ưu điểm của van SiC MOSFET trên phần mềm LTspice được tiến hành với van SiC C3M0065090D và van Si SPA11N60C3 với thông số ở bảng B.3. Tần số đóng cắt được chọn bằng 50kHz

B. 3 Thông số van SiC và van Si

Thông số	SiC C3M0065090D	Si SPA11N60C3
Điện tích Q_g	30.4nC	45nC
R_{ds}	65m Ω	340m Ω
V_{ds_max}	900V	650V
V_{gs_on}	15V	15V
Trở gate R_{on}	10 Ω	10 Ω
Trở gate R_{off}	5 Ω	5 Ω
Cảm kí sinh L_{trav}	100nH	100nH

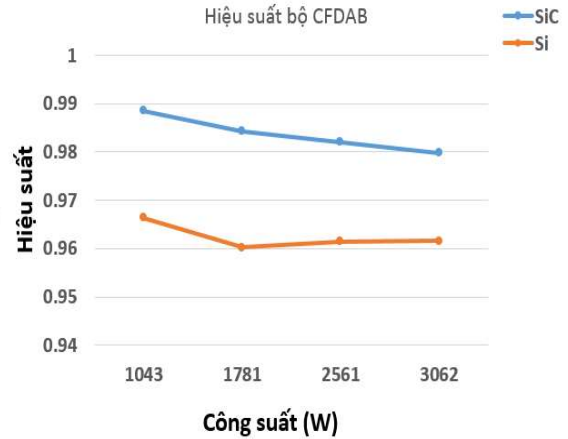
Theo hình H. 8, do điện tích mở cổng gate Q_g của van SiC nhỏ hơn van Si, nên với cùng điện áp mở cổng V_{gs_on} và điện trở đóng/mở cực G, thời gian đóng và mở cực gate van SiC nhanh hơn van Si. Vì vậy, tổn thất năng lượng trong thời gian van không dẫn của van SiC sẽ nhỏ hơn so với van Si thông thường.



H. 8 Đặc tính chuyển mạch van SiC và van Si

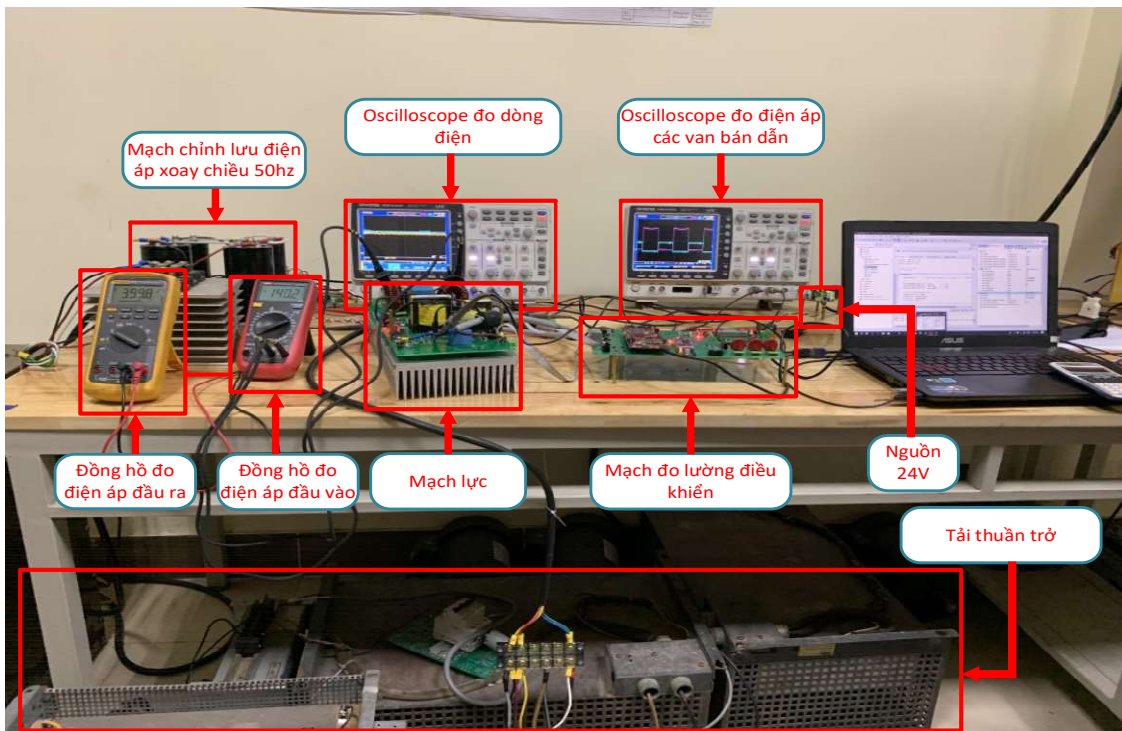
Bên cạnh đó, điện áp mô phỏng V_{ds} khi dẫn của van Si lớn hơn nhiều so với van SiC do điện trở dẫn R_{ds} của van Si lớn gấp khoảng 4 lần van SiC. Điều này dẫn đến tổn hao truyền dẫn lớn hơn trên van Si.

Với giả thiết tồn tại cùng một giá trị cảm dò kí sinh trên cực D khi thiết kế mạch driver, kết quả mô phỏng cho thấy gai điện áp V_{ds} khi khóa van Si lớn hơn so với van SiC. Nguyên nhân do tụ kí sinh giữa cực D và S của van Si lớn hơn, tụ C_{ds} cộng hưởng với cảm kí sinh giả thiết, gây ra gai và dao động điện áp V_{ds} của van Si lớn hơn so với van SiC.



H. 9 So sánh hiệu suất mô phỏng van SiC và van Si

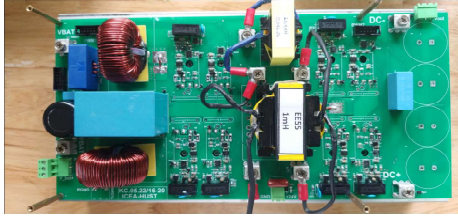
Hiệu suất bộ biến đổi CFDAB được so sánh giữa 2 loại van với kịch bản mô phỏng: cố định điện áp đầu vào và thay đổi dải công suất ra tải từ 1kW đến 3kW. Theo đó, hiệu suất mô phỏng bộ CFDAB khi sử dụng van SiC MOSFET cao hơn so với van Si thông thường, với hiệu suất cao nhất tới xấp xỉ 99%.



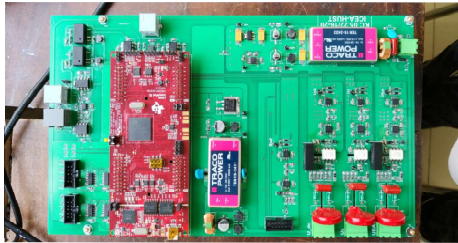
H. 10 Hệ thống thực nghiệm bộ CFDAB

4. Hệ thống thực nghiệm

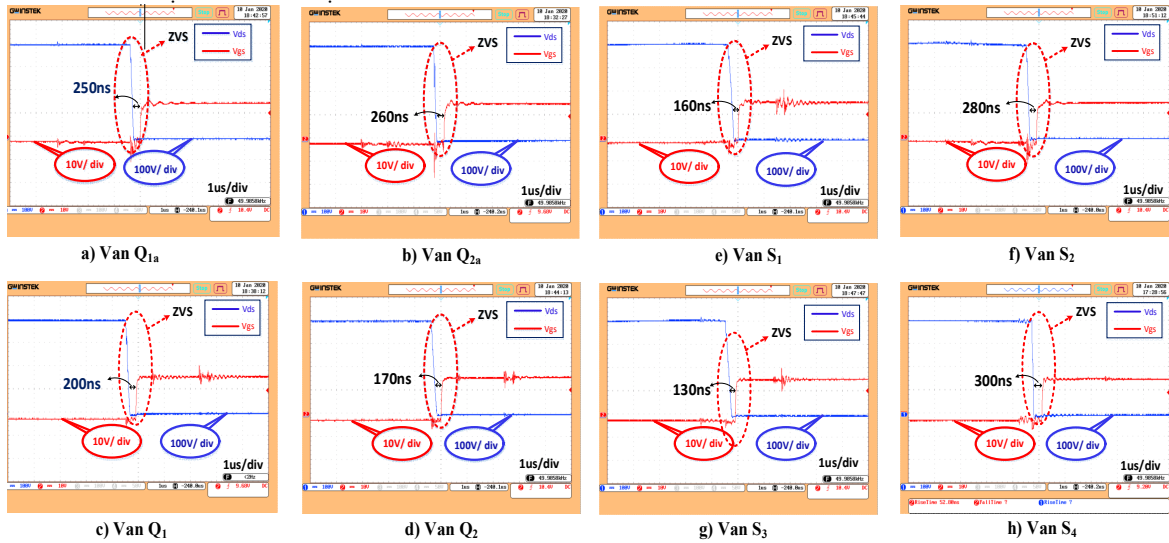
Để kiểm tra cơ sở lý thuyết chuyển mạch mềm cũng như nguyên lý hoạt động của bộ biến đổi, hệ thống thực nghiệm được xây dựng cho bộ CFDAB với thông số thực nghiệm cho bởi bảng B.4. Hệ thống hoạt động vòng hở ở chế độ boost và buck với dải công suất thay đổi, công suất đỉnh đạt 2500W, điện áp đầu ra 400V. Góc truyền năng lượng j_E được tính toán từ phương trình (3) ứng với mỗi dải công suất và lựa chọn góc hiệu chỉnh $D_j = 10^\circ$, thời gian deadtime cho van bằng 400ns với van SiC và 600ns với van Si để đủ thời gian xả tụ giúp van đạt ZVS.



H. 11 Mạch lực bộ CFDAB



H. 12 Mạch điều khiển bộ CFDAB



H. 13 Chuyển mạch mềm cho bộ CFDAB thực nghiệm ở chế độ boost công suất 2500W

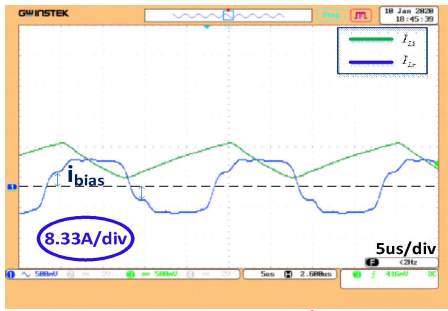
Cả 8 van bán dẫn đều đạt chuyển mạch mềm ở công suất 2500W như hình H. 13. Các van càng dễ đạt ZVS thì dòng xả tụ kí sinh i_{ZVS} lớn, dẫn đến thời gian điện áp về 0 trước khi có tín hiệu mở van sẽ càng lớn.

Ứng với công suất 2500W, điện áp đầu ra đạt 400VDC khi điện áp đầu vào ở 140V, nhỏ hơn 144V. Sai lệch này do deadtime ảnh hưởng đến duty D. Dạng điện áp phía sơ cấp biến áp tại $D = 0.64$ như hình H.15. với điện áp khi khóa bằng 400V. Ở chế độ boost, dòng qua cảm DC i_{Ldc1} nhận giá trị dương, năng lượng truyền từ LVS sang HVS.

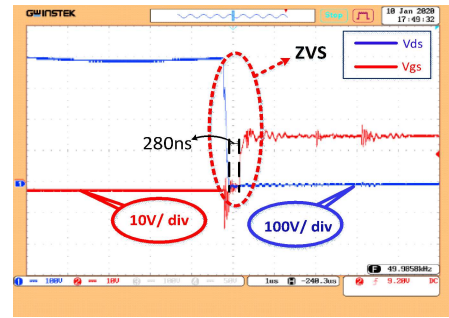
B. 4 Thông số thực nghiệm bộ CFDAB

Phần tử	Thông số
Mosfet 2 cầu Q_1-Q_{2a}, S_1-S_4	C3M0065090D, 900V, 36A, $R_{ds\ on} = 65m\Omega$
Biến áp xung T	Lõi ferrite EE55, tỉ lệ biến áp 1: 1, Phía sơ cấp: số vòng dây $N_1 = 29$, điện cảm từ hóa $L_m = 1\text{ mH}$, điện cảm rò biến áp $L_k = 13\ \mu\text{H}$
Cảm phụ L_s	Lõi ferrit EC42, 15 vòng, $L_s = 21\ \mu\text{H}$
Cảm rò L_r	$L_r = L_k + L_s = 34\ \mu\text{H}$
Điện cảm DC	220 μH , 15A
Tụ kẹp C_c	Tụ film 50 μF , 920VDC
Tụ đầu vào C_{in}	220 μF , 400V

Van SiC Mosfet C3M0065090D được dùng cho 2 nhánh van phía sơ cấp và thứ cấp biến áp. Bên cạnh đó, hiệu suất bộ biến đổi cũng được so sánh giữa van SiC và van Si SPW47N60C3. Đối với bộ CFDAB, điện cảm rò tổng phía sơ cấp L_r được coi như phần tử truyền năng lượng giữa 2 phía biến áp [8]. Tuy nhiên, nếu chọn giá trị cảm rò của biến áp bằng cảm rò L_r thì tổn hao trên biến áp sẽ rất lớn. Do đó, cảm rò biến áp chính L_k sẽ được thiết kế nhỏ nhất có thể, phần còn lại sẽ được bù bởi cuộn cảm rò phụ L_s . Tổn hao trên cảm rò phụ chủ yếu là tổn hao trên dây dẫn, nên không đáng kể vì giá trị điện trở trên dây dẫn rất nhỏ. Đồng thời, dây Litz dùng để quấn biến áp chính và cảm rò phụ nhằm giảm nâng cao hiệu suất. Do tần số đóng cắt cho bộ biến đổi là 50kHz, đường kính dây Litz được lựa chọn bằng 0.1mm.

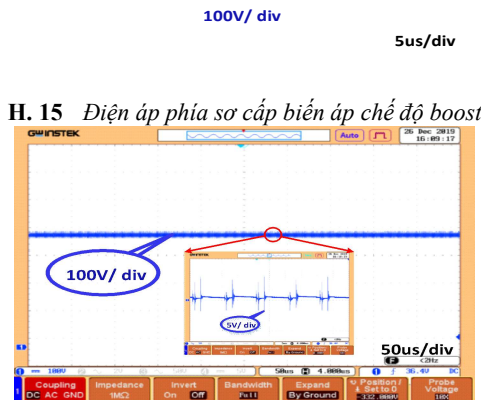


H. 14 Dòng i_{L1} và i_{Lr} chế độ boost



H. 19 Chuyển mạch mềm trên van S_1 chế độ buck

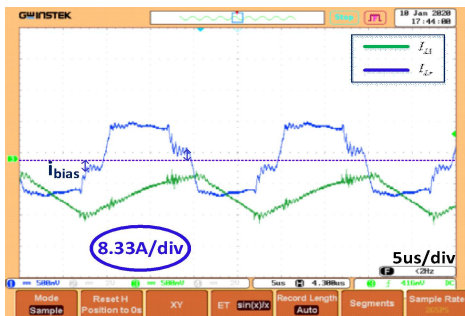
Hiệu suất bộ biến đổi được đo ở cả 2 chiều boost và buck, đồng thời có sự so sánh giữa van SiC và van Si. Hiệu suất cao nhất đạt được xấp xỉ 96.4%, hiệu suất của bộ cao hơn khi sử dụng van SiC.



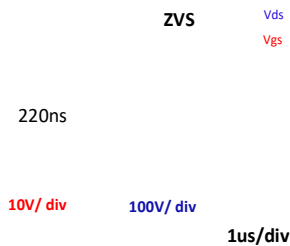
H. 15 Điện áp phía sơ cấp biến áp chế độ boost

H. 16 Điện áp ra tải chế độ boost

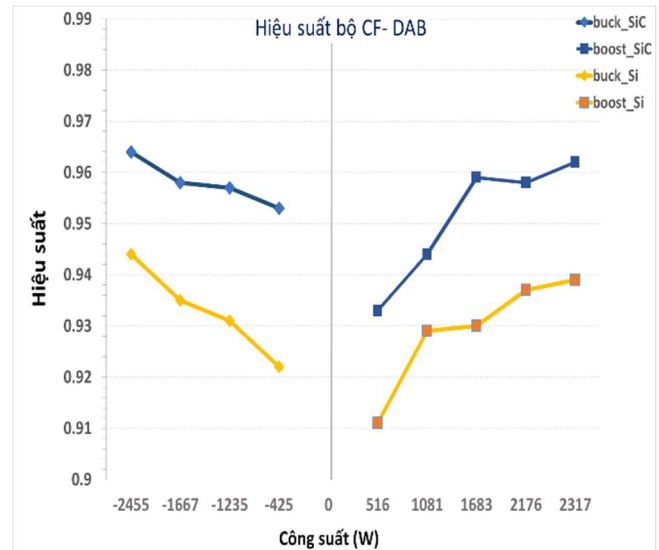
Khi mạch hoạt động chế độ buck, dòng i_{Ldcl} âm và dòng i_{Lr} đổi xứng ngược so với ở chế độ boost, năng lượng truyền từ HVS về LVS. Dòng điện đo được khi thực nghiệm giống với lý thuyết về cả dạng và độ lớn. Hai van khó đạt ZVS là Q_2 và S_1 được kiểm tra ở chế độ này.



H. 17 Dòng i_{L1} và i_{Lr} chế độ buck



H. 18 Chuyển mạch mềm trên van Q_2 chế độ buck



H. 20 Hiệu suất thực nghiệm bộ CF-DAB

5. Kết luận

Bài báo đã đề xuất một số giải pháp kỹ thuật nhằm nâng cao hiệu suất của bộ biến đổi DC/DC cách ly sử dụng trong hệ thống năng lượng tái tạo. Bằng cách lựa chọn cấu trúc CF-DAB với khả năng chuyển mạch mềm ZVS cũng như áp dụng các công nghệ mới như van SiC và dây quấn Litz, hiệu suất của bộ biến đổi đã được cải thiện đáng kể. Các giải pháp đề xuất được tổ chức thực hiện một cách bài bản và có hệ thống, từ phân tích lý thuyết, mô phỏng với phần mềm LTSpice cho đến kiểm chứng bằng thực nghiệm với hệ thống có công suất 2.5kW. Các kết quả thực nghiệm cho thấy hệ thống đạt được đầy đủ các tính năng kỹ thuật mong muốn như chuyển mạch mềm ZVS theo cả hai chiều công suất (tương ứng với chế độ boost và buck), hiệu suất bộ biến đổi thực tế đạt được tới 96.4%, cải thiện đáng kể so với công nghệ van Si thường.

Nhóm tác giả xin được gửi lời cảm ơn chân thành đến Đề tài cấp Khoa học cấp Nhà nước mã số KC.05.22/16-20 đã tạo điều kiện cho chúng tôi thực hiện bài viết này

Tài liệu tham khảo

- [1] W. Chen, X. Yang, W. Zhang and X. Song, "Leakage Current Calculation for PV Inverter System Based on a Parasitic Capacitor Model," in *IEEE Transactions on Power Electronics*, vol. 31, no. 12, pp. 8205-8217, Dec. 2016.
- [2] A. R. Rodríguez Alonso, J. Sebastian, D. G. Lamar, M. M. Hernando and A. Vazquez, "An overall study of a Dual Active Bridge for bidirectional DC/DC conversion," 2010 IEEE Energy Conversion Congress and Exposition, Atlanta, GA, 2010, pp. 1129-1135
- [3] J. M. Zhang, D. M. Xu and Zhaoming Qian, "An improved dual active bridge DC/DC converter," 2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230), Vancouver, BC, 2001, pp. 232-236 vol. 1.
- [4] S. Taraborrelli, R. Spenke and R. W. De Doncker, "Bidirectional dual active bridge converter using a tap changer for extended voltage ranges," 2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe), Karlsruhe, 2016, pp. 1-10.
- [5] Z. Zhang, K. Tomas-Manez, Y. Xiao and M. A. E. Andersen, "High voltage gain dual active bridge converter with an extended operation range for renewable energy systems," 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), San Antonio, TX, 2018, pp. 1865-1870.
- [6] M. L. Mendola, M. di Benedetto, A. Lidozzi, L. Solero and S. Bifaretti, "Four-Port Bidirectional Dual Active Bridge Converter for EVs Fast Charging," 2019 IEEE Energy Conversion Congress and Exposition (ECCE), Baltimore, MD, USA, 2019, pp. 1341-1347.
- [7] Novel bidirectional snubberless soft-switching naturally clamped zero current commutated current -fed dual active bridge (CFDAB) converter for fuel cell vehicles
- [8] D. Sha and G. Xu, "High-Frequency Isolated Bidirectional Dual Active Bridge DC-DC Converters with Wide Voltage Gain," *CPSS Power Electronics Series*.
- [9] Abraham I. Pressman, Keith Billings, Taylor Morey, "Switching power supply Design", Third edition, 2009, ISBN 978-0-07-148272-1.
- [10] H. Xiao and S. Xie, "A ZVS Bidirectional DC-DC Converter With Phase-Shift Plus PWM Control Scheme," in *IEEE Transactions on Power Electronics*, vol. 23, no. 2, pp. 813-823, March 2008. .
- [11] Y. Shi, R. Li, Y. Xue and H. Li, "Optimized Operation of Current-Fed Dual Active Bridge DC-DC Converter for PV Applications," in *IEEE Transactions on Industrial Electronics*, vol. 62, no. 11, pp. 6986-6995, Nov. 2015
- [12] C. R. Sullivan and R. Y. Zhang, "Simplified design method for litz wire," 2014 IEEE Applied Power Electronics Conference and Exposition - APEC 2014, Fort Worth, TX, 2014, pp. 2667-2674
- [13] B. A. Reese and C. R. Sullivan, "Litz wire in the MHz range: Modeling and improved designs," 2017 IEEE 18th Workshop on Control and Modeling for Power Electronics (COMPEL), Stanford, CA, 2017, pp. 1-8.
- [14] T. Guillod, J. Huber, F. Krismer and J. W. Kolar, "Litz wire losses: Effects of twisting imperfections," 2017 IEEE 18th Workshop on Control and Modeling for Power Electronics (COMPEL), Stanford, CA, 2017, pp. 1-8.
- [15] B. Chen, P. Wang, Y. Wang, S. Zhang, L. Yang and F. Han, "A High Efficiency 2.5 kW Bidirectional FB-CLTC Resonant DC-DC Converter with Large Voltage Ratio," 2018 1st Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia), Xi'an, China, 2018, pp. 256-265.
- [16] M. G. H. Aghdam and T. Thiringer, "Comparison of SiC and Si power semiconductor devices to be used in 2.5 kW DC/DC converter," 2009 International Conference on Power Electronics and Drive Systems (PEDS), Taipei, 2009, pp. 1035-1040.
- [17] M. Nawaz and K. Ilves, "Replacing Si to SiC: Opportunities and challenges," 2016 46th European Solid-State Device Research Conference (ESSDERC), Lausanne, 2016, pp. 472-475.